

T S3/5/1

3/5/1

DIALOG(R)File 351:Derwent WPI

(c) 2004 Thomson Derwent. All rts. reserv.

012734051 **Image available**

WPI Acc No: 1999-540168/199945

XRPX Acc No: N99-400324

Integrated circuit card with frame

Patent Assignee: SHINKO ELECTRIC IND CO LTD (SHIA); SHINKO DENKI KOGYO KK (SHIA); AKAGAWA M (AKAG-I); IKEDA T (IKED-I); ITO D (ITOD-I)

Inventor: AKAGAWA M; IKEDA T; ITO D

Number of Countries: 084 Number of Patents: 012

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
WO 9941699	A1	19990819	WO 99JP581	A	19990210	199945 B
JP 11232413	A	19990827	JP 9831624	A	19980213	199945
AU 9925464	A	19990830	AU 9925464	A	19990210	200003
JP 11328345	A	19991130	JP 98252920	A	19980907	200007
EP 996082	A1	20000426	EP 99905190	A	19990210	200025
			WO 99JP581	A	19990210	
CN 1256776	A	20000614	CN 99800134	A	19990210	200048
US 20010004136	A1	20010621	US 99402946	A	19991013	200137
			US 2001768607	A	20010125	
US 6252777	B1	20010626	WO 99JP581	A	19990210	200138
			US 99402946	A	19991013	
KR 2001006162	A	20010126	KR 99709241	A	19991008	200152
US 6452806	B2	20020917	WO 99JP581	A	19990210	200264
			US 99402946	A	19991013	
			US 2001768607	A	20010125	
JP 3542281	B2	20040714	JP 98252920	A	19980907	200446
JP 3542266	B2	20040714	JP 9831624	A	19980213	200446

Priority Applications (No Type Date): JP 98252920 A 19980907; JP 9831624 A 19980213; JP 9860916 A 19980312

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

WO 9941699	A1	J	67	G06K-019/00	
------------	----	---	----	-------------	--

Designated States (National): AL AM AT AU AZ BA BB BG BR BY CA CH CN CU CZ DE DK EE ES FI GB GD GE GH GM HR HU ID IL IN IS KE KG KR KZ LC LK LR LS LT LU LV MD MG MK MN MW MX NO NZ PL PT RO RU SD SE SG SI SK SL TJ TM TR TT UA UG US UZ VN YU ZW

Designated States (Regional): AT BE CH CY DE DK EA ES FI FR GB GH GM GR IE IT KE LS LU MC MW NL OA PT SD SE SZ UG ZW

JP 11232413	A		11	G06K-019/07	
-------------	---	--	----	-------------	--

AU 9925464	A				Based on patent WO 9941699
------------	---	--	--	--	----------------------------

JP 11328345	A		11	G06K-019/07	
-------------	---	--	----	-------------	--

EP 996082	A1	E		G06K-019/00	Based on patent WO 9941699
-----------	----	---	--	-------------	----------------------------

Designated States (Regional): AT BE CH DE DK FI FR GB IE IT LI NL SE

CN 1256776	A			G06K-019/00	
------------	---	--	--	-------------	--

US 20010004136	A1			H01L-023/48	Cont of application US 99402946
----------------	----	--	--	-------------	---------------------------------

US 6252777	B1			H05K-001/14	Based on patent WO 9941699
------------	----	--	--	-------------	----------------------------

KR 2001006162	A			G06K-019/00	
---------------	---	--	--	-------------	--

US 6452806	B2			H05K-001/14	Cont of application WO 99JP581 Cont of application US 99402946 Cont of patent US 6252777
------------	----	--	--	-------------	--

JP 3542281	B2		16	G06K-019/077	Previous Publ. patent JP 11328345
------------	----	--	----	--------------	-----------------------------------

JP 3542266	B2		15	G06K-019/077	Previous Publ. patent JP 11232413
------------	----	--	----	--------------	-----------------------------------

Abstract (Basic): WO 9941699 A1

NOVELTY - The IC card, including a flat coil (10) formed on a press or by etching, includes turns of a conductor (11) wound in the same plane, and its ends (10a,10b) are connected electrically with terminals (12a,12b) of a semiconductor device (12). One end (10a) of the flat coil is located outside, while the other end (10b) is inside. The semiconductor device is opposed on its front or rear side to the conductor of the flat coil. The terminals of the semiconductor device are located adjacent to, and connected electrically with, the outside and inside ends of the flat coil, respectively.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is included for a frame for the IC card.

USE - None given.

ADVANTAGE - Is suited to low-cost mass production.

DESCRIPTION OF DRAWING(S) - The drawing shows a diagram to illustrate the integrated circuit card with frame.

flat coil (10)

coil ends (10a,10b)

conductor (11)

semiconductor device (12)

terminals (12a,12b)

pp; 67 DwgNo 1/50

Title Terms: INTEGRATE; CIRCUIT; CARD; FRAME

Derwent Class: P76; T04; V04

International Patent Class (Main): G06K-019/00; G06K-019/07; G06K-019/077;

H01L-023/48; H05K-001/14

International Patent Class (Additional): B42D-015/10; G06K-017/00

File Segment: EPI; EngPI

?

大韓民国特許庁 (KR)

登録特許公報 (A)

公開番号 特2001-0006162

公開日 2001. 01. 26.

出願番号	10-1999-7009241	
出願日	1999. 10. 08.	
翻訳文提出日	1999. 10. 08.	
国際出願番号	PCT/JP 99/00581	国際公開番号 W0 99/41699
国際出願出願日	1999. 02. 10.	国際公開日 1999. 08. 19.
指定国	(日本国優先権主張番号第1998-31624号をご参照下さい)	

優先権主張	98-31624	1998. 02. 13.	日本 (JP)
	98-60916	1998. 03. 12.	日本 (JP)
	98-252920	1998. 09. 07.	日本 (JP)

出願人 SHIN KO電気工業株式会社 (JAPAN)

発明者 IKEDA TAKASHI 外2人

代理人 MOON GI SANG 外1人

(54) ICカード及びICカード用フレーム

(以下、日本国優先権主張番号第1998-31624号をご参照下さい)

특 2001-0006162

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁸
G06K 19/00

(11) 공개번호 특2001-0006162
(43) 공개일자 2001년01월26일

(21) 출원번호	10-1999-7009241	(87) 국제공개번호	WO 99/41699
(22) 출원일자	1999년10월08일	(87) 국제공개일자	1999년08월19일
번역문제출일자	1999년10월08일		
(86) 국제출원번호	PCT/JP 99/00581		
(86) 국제출원출원일자	1999년02월10일		
(81) 지정국	AP ARIPO특허 : 가나 감비아 케냐 레소토 말라위 수단 스와질랜드 우간다 짐바브웨 EA 유라시아특허 : 아르메니아 아제르바이잔 벨라루스 키르기즈 카자흐 스탄 몰도바 러시아 타지키스탄 투르크메니스탄 EP 유럽특허 : 오스트리아 벨기에 스위스 리히텐슈타인 사이프러스 독 일 덴마크 스페인 핀란드 프랑스 영국 그리스 아일랜드 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈 스웨덴 OA OAPI특허 : 부르키나파소 베냉 중앙아프리카 콩고 코트디부아르 카 메룬 가봉 기네 말리 모리타니 니제르 세네갈 차드 토고 국내특허 : 알바니아 아르메니아 오스트리아 오스트레일리아 아제르바 이잔 보스니아-헤르체고비나 바베이도스 불가리아 브라질 벨라루스 캐나다 스위스 리히텐슈타인 중국 쿠바 체코 독일 덴마크 에스토니 아 스페인 핀란드 영국 그루지야 가나 감비아 크로아티아 헝가리 인도네시아 이스라엘 아이슬란드 케냐 키르기즈 대한민국 카자흐스탄 세인트루시아 스리랑카 라이베리아 레소토 리투아니아 룩셈부르크 라 트비아 몰도바 마다가스카르 마케도니아 몽고 말라위 멕시코 노르웨 이 뉴질랜드 폴란드 포르투갈 루마니아 러시아 수단 스웨덴 싱가포르 슬로베니아 슬로바키아 시에라리온 타지키스탄 투르크메니스탄 터 어키 트리니다드토바고 우크라이나 우간다 미국 우즈베키스탄 베트남 유고슬라비아 짐바브웨 그레나다 인도		
(30) 우선권주장	98-31624 1998년02월13일 일본(JP) 98-60916 1998년03월12일 일본(JP) 98-252920 1998년09월07일 일본(JP)		
(71) 출원인	신꼬오덴기 고교 가부시키가이샤 모기 준이찌 일본국 나가노켄 나가노시 오아자 구리따 마자 사리덴 711		
(72) 발명자	이케다다카시 일본국나가노켄나가노시오아자구리따마자사리덴711신꼬오덴기 고교가부시키가이샤내 마카가와마사토시 일본국나가노켄나가노시오아자구리따마자사리덴711신꼬오덴기 고교가부시키가이샤내 이또다이스케 일본국나가노켄나가노시오아자구리따마자사리덴711신꼬오덴기 고교가부시키가이샤내		
(74) 대리인	문기상, 문두현		

심사청구 : 없음

(54) IC 카드 및 IC 카드용 프레임

요약

본 발명은 저코스트화 및 양산화가 가능하며, 편칭 또는 예칭에 의하여 형성된 평면 코일로 이루어지는 IC 카드에 관한 것이다.

도선(11)이 실질적으로 동일 평면에 복수회 감긴 평면 코일(10)은 편칭 또는 예칭에 의하여 형성되며, 평면 코일(10)의 단자(10a, 10b)와 상기 반도체 소자(12)의 전극 단자(12a, 12b)는 서로 전기적으로 접속되며, 평면 코일(10)은 코일의 외측에 형성되는 외측 단자(10a)와 코일의 내측에 형성되는 내측 단자를 구비하며, 상기 반도체 소자(12)는 전극 단자(12a, 12b)의 형성면 또는 이 형성면의 배면이 평면 코일(10)의 도선(11)과 대향하며, 반도체 소자(12)의 전극 단자(12a, 12b)는 상기 평면 코일(10)의 외측 단자(10b)와

내측 단자(10a) 근방에 각각 위치하며, 전극 단자(12a, 12b)는 상기 코일의 내외측과 동일측에 위치하는 평면 코일(10)의 단자(10a, 10b)와 전기적으로 접속되도록 배열한다.

도표도

도1

색인어

IC 카드, IC 카드용 프레임

명세서

기술분야

본 발명은 IC 카드 및 IC 카드용 프레임에 관한 것이다. 더욱 구체적으로는 본 발명은 도선에 실질적으로 동일 평면상에 복수회 감긴 평면 코일이 편칭 또는 예칭에 의하여 형성되고, 평면 코일의 단자와 반도체 소자의 전극 단자가 상기 IC 카드에 서로 전기적으로 접속된 IC 카드 및 IC 카드용 프레임에 관한 것이다.

배경기술

IC 카드는 도선이 복수회 감긴 평면 코일과 반도체 소자로 구성되어 있다. 평면 코일과 기타 부분은 PVC로 되고 또한 수지 표면 상에 문자가 인쇄되어 상기 IC 카드의 전면과 배면을 형성하는 수지 필름의 내측에 형성된 폴리우레탄으로 되는 접착제층에 의해 봉지되어 있다.

이렇게 형성된 IC 카드는 카드 처리 장치에 의하여 형성된 자기장을 통과할 때, 상기 IC 카드의 평면 코일에 기인한 전자기 유도에 의하여 전력이 발생한다. 이 전력에 의해서 반도체 소자가 기동하므로, IC 카드의 반도체 소자와 카드 처리 장치 사이의 정보 교환을 안테나로서 작용하는 평면 코일을 거쳐서 행할 수 있다.

상기 IC 카드에 내장된 종래의 평면 코일에는 절연 피복 전선을 감아서 형성하는 절연성 평면 코일과, 수지 필름 상에 형성된 금속박을 예칭할 때 도선을 형성하는 평면 코일이 있다.

그런데, IC 카드의 보급을 증진하기 위해서는, IC 카드의 저코스트화 및 양산화가 필요하다. 그러나 종래의 평면 코일을 사용하는 상기 IC 카드의 경우에는, 평면 코일의 저코스트화가 곤란하고, IC 카드의 충분한 양산화가 곤란하다.

그러므로 특허평 6-310324호 공보에서는 편칭에 의해 형성한 평면 코일을 내장한 IC 카드가 제안되어 있다.

상기 특허 공개 공보에 제안된 바와 같이, 평면 코일을 편칭에 의하여 형성하면, IC 카드는 종래의 평면 코일을 내장하는 IC 카드에 비해 저코스트화 및 양산화가 가능하다.

도50은 편칭에 의하여 형성된 종래의 평면 코일(100)을 나타낸다. 이 평면 코일(100)에서, 단자(102, 104)는 각각 상기 코일의 내측 및 외측에 형성된다.

상기 구조에 의하면, 상기 평면 코일(100)의 단자(102, 104)와 반도체 소자(106)의 전극 단자(108, 110)를 접속하는 와이어(112, 114) 중의 하나인 와이어(114)는 평면 코일(100)을 형성하는 도선(101)을 가로지른다. 따라서 와이어(112, 114)로서 절연 피복 와이어를 사용할 경우에는, 코스트가 증가하여 IC 카드의 저코스트화가 곤란하다.

한편, 평면 코일(100)을 가로지르지 않는 와이어(112)에는 비절연성 와이어를 사용하고, 평면 코일(100)을 가로지르는 와이어(114)에는 절연 피복 와이어를 사용하는 경우에는, 2 종류의 와이어를 사용할 필요가 있으므로 IC 카드의 제조 방법이 복잡해진다. 그러므로 IC 카드의 저코스트화 및 양산화가 곤란하다.

IC 카드는 두께가 1mm이하이기 때문에 매우 박형의 IC 카드를 형성할 필요가 있다. 또한 편칭에 의하여 형성된 평면 코일은 수송시에 취급이 용이해야 하므로, 반도체 소자를 상기 평면 코일에 적절하게 내장하여야 한다.

도면의 간단한 설명

도1은 본 발명에 의한 IC 카드의 일례를 설명하는 평면도.

도2는 도1에 나타난 IC 카드의 부분 단면도.

도3은 복수회 평면 코일이 형성된 프레임을 설명하는 평면도.

도4a~도4e는 웨지 본딩법을 설명하는 개략 예시도.

도5는 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 단면도.

도6은 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 평면도.

도7은 도1, 2, 5 및 6에 나타난 IC 카드를 구성하는 평면 코일의 단자를 설명하는 부분 사시도.

도8은 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 평면도.

- 도9는 도8에 나타난 IC 카드를 구성하는 평면 코일의 단자를 설명하는 부분 사시도.
 - 도10은 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 평면도.
 - 도11은 도10에 나타난 IC 카드를 구성하는 평면 코일의 단자를 설명하는 부분 사시도.
 - 도12는 도11에 나타난 평면 코일의 다른 예를 설명하는 부분 사시도.
 - 도13은 도7,9,11 및 12에 나타난 IC 카드를 구성하는 평면 코일의 단자를 형성하기 앞서 도선(11)의 단부를 설명하는 부분 사시도.
 - 도14는 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 단면도.
 - 도15는 도14에 나타난 금속 부재(30)를 접속하는 형상을 설명하는 사시도.
 - 도16은 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 단면도.
 - 도17은 도16에 나타난 평면 코일의 단자(10b,10a)의 형상을 설명하는 부분 단면도.
 - 도18은 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 평면도.
 - 도19는 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 단면도.
 - 도20은 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 평면도.
 - 도21은 도20에 나타난 IC 카드를 설명하는 부분 단면도.
 - 도22는 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 평면도.
 - 도23은 도22에 나타난 IC 카드를 설명하는 부분 단면도.
 - 도24는 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 사시도.
 - 도25는 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 사시도.
 - 도26은 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 평면도.
 - 도27은 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 평면도.
 - 도28은 도27에 나타난 IC 카드를 설명하는 부분 단면도.
 - 도29는 본 발명에 의한 IC 카드의 다른 예를 설명하는 부분 평면도.
 - 도30a 및 도30b는 도29에 나타난 IC 카드를 설명하는 부분 단면도.
 - 도31은 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 단면도.
 - 도32는 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 평면도.
 - 도33은 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 평면도.
 - 도34는 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 단면도.
 - 도35a 및 도35b는 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 평면도 및 부분 단면도.
 - 도36은 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 단면도.
 - 도37은 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 사시도.
 - 도38a 및 도38b는 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 평면도 및 부분 측면도.
 - 도39는 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 평면도.
 - 도40은 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 평면도.
 - 도41은 도40에 나타난 IC 카드를 설명하는 부분 단면도.
 - 도42는 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 평면도.
 - 도43은 본 발명에 의한 IC 카드의 또 하나의 변형례를 설명하는 부분 평면도.
 - 도44는 도43에 나타난 IC 카드의 부분 단면도.
 - 도45는 도43에 나타난 IC 카드에 사용되는 모듈체(40)를 나타내는 평면도.
 - 도46은 본 발명에 의한 IC 카드의 다른 변형례를 설명하는 부분 단면도.
 - 도47a~도47c는 본 발명에 의한 IC 카드의 다른 변형례의 형성 공정을 나타내는 부분 단면도.
 - 도48은 변형례를 나타내는 사시도.
 - 도49는 포팅 수지를 사용하는 변형례의 부분 단면도.
 - 도50은 종래의 IC 카드를 설명하는 평면도.
- 부호의 설명
- 10 평면 코일

- 10a, 10b 평면 코일(10)의 단자
- 11 도전
- 12 반도체 소자
- 12a, 12b 반도체 소자(12)의 단자
- 14 오목부
- 16 단자(10b, 10a)의 접속면
- 18 와이어
- 20a, 20b 수지 필름
- 22a, 22b 접착제층
- 25 지지용 와이어
- 27 벽부
- 30 접속 금속 부재
- 32 돌기부
- 33 오목부
- 40 모듈체
- 44 범프
- 46 리드
- 47 접속부
- 50 봉지 수지(성형 수지)
- 52 봉지 수지(포팅 수지)
- 54 접속부
- 60 레일
- 62 접속부

발명의 상세한 설명

본 발명이 달성하려는 제1 과제는 편칭에 의하여 형성된 평면 코일이 내장되어, 저코스트화 및 양산화가 가능한 IC 카드를 제공하는 것이다.

본 발명이 달성하려는 제2 과제는 양산화 및 수송이 용이하고 또한 박형의 IC 카드에도 적의 사용할 수 있는 IC 카드용 프레임을 제공하는 것이다. 그리고 본 발명의 제2 과제는 양산화가 용이하고, 그 박형화에도 적의 대처할 수 있는 IC 카드를 제공하는 것이다.

상기 제1 과제를 해결하기 위하여, 본 발명자들은 연구를 거듭하여 하기의 사항을 발견하였다. 통상 전극 단자를 제외한 반도체 소자의 표면은 패시베이션 필름으로 피복되어서 전기적으로 절연되어 있다. 그러므로 전극 단자를 제외한 반도체 소자의 부분을 평면 코일의 도전과 접촉할 수 있으며, 반도체 소자의 전극 단자를 상기 평면 코일에 배설할 경우에는, 평면 코일의 단자를 반도체 소자의 전극 단자에 근접해서 배열할 수가 있다.

그러므로 본 발명자들은 반도체 소자(106)를 그 전극 단자(108, 110)가 평면 코일(100)의 도전(101)측에 위치하며, 반도체 소자(106)의 전극 단자(108, 110)와 평면 코일(100)의 단자(102, 104)를 와이어로 본딩하도록 배설하였다. 상기 IC 카드에서는, 절연을 위해서 평면 코일(100)과 반도체 소자(106)의 접속용 와이어를 피복할 필요가 없어서, 종래의 반도체 소자와 리드 프레임 인너 리드의 본딩 방법인 웨지 본딩법(method of wedge bonding)을 적용할 수 있음을 알고, 상기와 같은 인지를 토대로 본 발명을 완성하기에 이르렀다.

본 발명의 제1 과제는 도전이 실질적으로 동일 평면에 복수회 권취되어 이루어지며 편칭 또는 예칭에 의하여 형성되는 평면 코일과, 상기 평면 코일의 단부와 전기적으로 접속되는 전극 단자를 갖는 반도체 소자로 되는 IC 카드에 있어서, 상기 평면 코일은 코일의 내측에 형성되는 내측 단자와 코일의 외측에 형성되는 외측 단자를 구비하고, 상기 반도체 소자는 그 전극 단자의 소자면이 상기 평면 코일의 도선에 대향하며, 상기 평면 코일의 내측 단자 및 외측 단자와 접속되는 반도체 소자의 각 전극 단자는 상기 평면 코일의 내측과 외측 근방에 각각 위치하며, 또 상기 반도체 소자의 전극 단자는 코일의 내외측과 동일측에 위치하는 상기 평면 코일의 각 단자와 전기적으로 접속되도록 배열하는 IC 카드를 제공하는 것이다.

본 발명자들은 제2 과제를, 전극 단자(108, 110) 형성면의 배면측 반도체 소자(106)의 평면이 평면 코일(100)의 도전(101)측에 위치하도록 하고, 이 반도체 소자(106)의 전극 단자(108, 110)를 상기 평면 코일(100)의 단자(101, 103)에 각각 본딩하여 반도체 소자(106)를 배설함으로써 해결하였다. 본 발명자들은 하기 사항을 발견하였다. IC 카드에서는, 절연을 위하여 평면 코일(100)과 반도체 소자(106)의 접속용 와이어를 피복할 필요가 없어서, 종래의 반도체 소자와 리드 프레임 인너 리드의 본딩 방법인 웨지 본딩법을 적용할 수 있다.

본 발명의 상기 제2 과제는 도선이 실질적으로 동일 평면에 복수회 감긴 평면 코일과, 상기 평면 코일의 단부와 전기적으로 접속되는 전극 단자를 갖는 반도체 소자로 되는 IC 카드에 있어서, 상기 평면 코일은 코일의 내측에 형성되는 내측 단자와 코일의 외측에 형성되는 외측 단자를 구비하고, 상기 반도체 소자는 그 전극 단자의 형성면의 배면에 반도체 소자의 평면이 평면 코일의 도선과 대향하며, 상기 평면 코일의 내측 단자 및 외측 단자와 접속되는 반도체 소자의 각 전극 단자는 평면 코일의 내측과 외측 근방에 각각 위치하며, 또 상기 반도체 소자의 전극 단자는 상기 평면 코일의 내외측과 동일측에 위치하는 평면 코일의 각 단자와 전기적으로 접속되도록 배열하는 IC 카드를 제공함으로써 해결된다.

상기 제2 과제를 해결하기 위한 본 발명에서는, 도선이 실질적으로 동일 평면에 복수회 감기는 평면 코일이 편칭 또는 예칭에 의하여 형성된다. 평면 코일의 단자와 반도체 소자의 전극 단자가 서로 전기적으로 접속되는 IC 카드에 있어서, 상기 평면 코일은 이 코일 내측에 형성되는 내측 단자와 이 코일 외측에 형성되는 외측 단자를 구비하며, 상기 반도체 소자는 그 전극 단자에 접속되는 리드의 단부에 형성된 접속부가 노출하도록 수지 성형되며, 상기 평면 코일의 내측 단자 및 외측 단자와 접속되는 리드의 각 접속부는 코일의 내측과 외측에 위치하고, 또 상기 리드의 접속부는 코일의 내외측과 동일측에 위치하는 평면 코일의 단자와 전기적으로 접속되도록 배열하고 있다.

제2 과제를 해결하기 위한 본 발명은 도선이 실질적으로 동일 평면에 복수회 감긴 평면 코일이 편칭 또는 예칭에 의하여 형성되며, 상기 평면 코일의 단자와 반도체 소자의 전극 단자가 서로 전기적으로 접속되는 IC 카드의 제조에 사용되는 IC 카드용 프레임에 있어서, 상기 평면 코일은 코일의 내외측과 동일측에 위치한 반도체 소자의 전극 단자가 전기적으로 접속되는 코일의 내측에 형성되는 내측 단자와, 코일의 외측에 형성되는 외측 단자를 구비하는 IC 카드용 프레임을 제공한다.

본 발명에서의 "실질적으로 동일 평면"은 평면 코일을 구성하는 도선의 일부에 불규칙한 부분이 있어도, 전체적으로는 도선이 동일 평면에 감긴다는 것을 의미한다.

실시예

도1은 본 발명에 의한 IC 카드의 일례를 나타내는 평면도이다. 도1에 나타난 바와 같이, 편칭에 의하여 형성된 두께 80 μ m 이상의 도선(11)이 실질적으로 동일 평면에 복수회 감긴 직사각형 평면 코일(10)이 설치된다. 이 평면 코일(10)은 전체로서 동일 평면에 도선(11)이 복수회 감겨져 있다. 상기 평면 코일(10)의 내측과 외측의 단부 각각에 배열된 단자(10a, 10b)가 설치된다. 또한 두께 40~50 μ m의 반도체 소자(12) 내측에 형성되고, 상기 평면 코일(10)의 내측과 외측에 각각 위치하는 전극 단자(12a, 12b)가 설치된다. 상기 단자(10a, 10b)와 상기 전극 단자(12a, 12b)에 관하여, 내측과 외측의 방향과 동일측에 형성된 단자는 서로 전기적으로 접속된다.

도1에 나타난 IC 카드에서, 반도체 소자(12)가 사용되는 평면 코일(10)에서는 도2에 나타내는 바와 같이 평면 코일(10)을 구성하는 도선(11)이 구부러져 형성되는 오목부(14)가 설치된다. 상기 반도체 소자(12)는 이 오목부(14)에 배열된다. 상기한 바와 같이 도선(11)은 편칭에 의하여 구부러진다. 이 오목부(14)는 반도체 소자(12) 모두 삽입할 수 있는 크기로 형성되는 것이 바람직하다.

또한, 도1에서는 오목부(14)가 직사각형 평면 코일(10)의 각부 사이에 형성되어 있으나, 상기 평면 코일(10)의 각부에 이 오목부(14)를 형성하여 반도체 소자(12)를 배열하여도 좋다.

도1에 나타난 IC 카드의 부분 단면도인 도2에 나타난 바와 같이, 단자(10a, 10b)와 반도체 소자(12) 사이에 간격을 두어 배열되는 평면 코일(10)의 단자(10a, 10b)에서는, 접속면(16)이 상기 반도체 소자(12)의 전극 단자(12a, 12b)가 형성되는 면과 실질적으로 동일면으로 되도록, 스퀴즈하여 접속면(16)이 형성되어 있다. 이 접속면(16)이 형성되는 부분은 도2에 나타난 바와 같이 반도체 소자(12)와 실질적으로 동일 두께를 갖는다.

상술한 바와 같이, 도1, 도2에 나타난 IC 카드에서는, 상기 평면 코일(10)의 단자(10a, 10b)의 접속면(16)과 반도체 소자(12)의 전극 단자(12a, 12b)가 형성되는 형성면이 실질적으로 동일 평면이다. 따라서 왜지 본딩법 또는 볼 본딩법에 의해 와이어 본딩을 행할 수 있다. 그러므로 도2에 나타난 바와 같이, 평면 코일(10)의 면으로부터 와이어 루프의 일부가 돌출하는 일 없이, 평면 코일(10)의 단자(10a, 10b)는 금, 백금 또는 알루미늄으로 되는 와이어(18)에 의해 반도체 소자(12)의 전극 단자(12a, 12b)와 전기적으로 접속할 수 있다.

도2에 나타난 바와 같이, 평면 코일(10), 반도체 소자(12) 및 다른 부분은 표면에 문자가 인쇄되고 IC 카드의 정면 및 배면을 형성하는 수지 필름(20a, 20b) 내측에 형성되는 폴리우레탄 또는 폴리올레핀으로 되는 접착제층(22a, 22b)에 의해 개재되어 봉지되어 있다.

도1 및 도2에 나타난 IC 카드를 제조할 때는, 평면 코일(10)로 도3에 나타난 프레임 F를 사용하는 것이 바람직하다. 이 프레임 F는 구리, 철 또는 알루미늄으로 되는 금속판을 편칭함으로써 형성된다. 프레임 F에는 서로 평행한 2개의 레일(60, 60)이 설치되며, 평면 코일(10, 10, ---)은 이 두개의 레일(60, 60) 사이에 길이 방향으로 배열된다. 이 평면 코일(10, 10, ---)은 도선(11)으로 이루어지며, 최외곽 도선(11a)은 다른 도선(11)보다도 두꺼우며, 이 평면 코일(10)의 도선(11a)은 접속부(62)에 의해서 인접하는 평면 코일(10)의 도선(11a)과 접속된다. 상기 구조에 의하여, 상기 평면 코일(10)의 기계적 강도를 향상시킬 수 있으며, 또한 수송할 때 프레임 F의 취급성을 개선할 수 있다.

도3에 나타난 프레임 F의 평면 코일(10)에서는 최외곽 도선(11a)을 두껍게 형성하고 있으나, 도선(11a)을 다른 도선(11)보다도 두껍게 상태로 IC 카드를 형성해도 좋다. 또한 접속부(62)를 절단할 때, 최외곽 도선(11a)을 절단하여 도선(11a)의 두께를 다른 도선(11)과 같게 하여도 좋다.

상기 평면 코일(10)의 기계적 강도를 향상시키기 위하여, 평면 코일(10)을 구성하는 도선(11)을 접속부에 의해 접속해도 좋다. 접속부가 IC 카드의 정면과 배면 상에 형성된 수지 필름(20a, 20b) 내측에 형성된 접착제층(22a, 22b)으로 봉지되기 전에 절단될 때, 도선(11) 사이의 단락을 방지할 수 있다.

또한, 도3에 나타난 프레임 F는 구리, 철 또는 알루미늄 등의 금속으로 되는 금속판 또는 이들 금속의 합금으로 되는 금속판에서 에칭을 함으로써 제조할 수 있다. 에칭에 의하여 제조된 프레임 F는 편칭에 의하여 형성된 평면 코일의 도선(11)보다도 얇은 도선으로 되는 평면 코일(10)을 형성할 수 있다.

IC 카드를 도3에 나타난 프레임 F로부터 제조하는 경우, 프레임 F로부터 분리된 평면 코일(10)내에 반도체 소자(12)를 탑재해도 좋지만, 프레임 F로부터 평면 코일(10)을 분리하는 일 없이 반도체 소자(12)를 평면 코일(10)내에 탑재하는 것이 바람직하다. 이 경우, 반도체 소자(12)는 프레임 F에 형성된 평면 코일(10)의 각각에 탑재되며, 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)는 와이어(18, 18)에 의해 서로 분당된다.

이어서, 접착제층(22a, 22b)이 형성되는 한쪽에, 수지 필름(20a, 20b)에 의하여 평면 코일(10)과 반도체 소자(12)를 봉지한다. 그 후, 소정의 위치를 절단하여 평면 코일(10)을 프레임 F로부터 분리할 수 있다. 이렇게 하여 IC 카드를 제조할 수 있다.

와이어를 사용하는 본딩법에 대하여, 웨지 본딩법을 사용하는 것이 와이어(18, 18)의 팽창(와이어 루프의 크기)을 가급적 감소할 수 있기 때문에 바람직하다. 이 웨지 본딩법은 도4에 나타난 웨지 본딩 장치를 사용하는 경우에 실현할 수 있다. 이 웨지 본딩 장치는 반도체 제조용 장치로서 통상 사용된다.

이러한 웨지 본딩 장치를 사용하는 본딩에서는 본딩되는 단자(이하 "본딩 단자"라고 함)중의 하나의 상방으로 웨지가 이동된다. 도4a에 나타난 바와 같이, 클램프(26)로 쥘어진 와이어(18)의 선단부가 이 웨지(24)의 선단부에 경사져서 삽입된다. 도4b에 나타난 바와 같이, 이 웨지(24)를 하강하여, 와이어(18)의 선단부를 접촉면 상에 압착하여 접촉 본딩을 행한다.

이어서 도4c에 나타난 바와 같이, 웨지(24)를 하나의 본딩 단자와 실질적으로 동일 평면에 형성되어 있는 다른 본딩 단자의 방향으로 이동시키면서, 클램프(26)를 열어서 와이어(18)를 다른 본딩 단자로 안내한다. 그 후 도4d에 나타난 바와 같이 다른 본딩 단자의 접촉면 상에 와이어(18)의 선단부를 압착하여 접촉 본딩한다.

그 후, 클램프(26)로 와이어(18)를 쥘고 이어서 잡아 당긴다. 그 후, 도4e에 나타난 바와 같이 와이어(18)를 절단한다. 이렇게 하여 본딩 작업을 종료한다.

도4a~도4e에 나타난 일련의 작업을 반복하는 경우, 본딩 작업을 연속적으로 행할 수 있다.

이 웨지 본딩법에 의하면, 도4에 나타난 바와 같이, 클램프(26)로 쥘어진 와이어(18)의 선단부가 웨지(24)의 선단부로 경사져서 삽입된다. 따라서 선단부가 본딩 단자 중의 하나에 접촉 본딩된 와이어(18)를 다른 본딩 단자로 안내할 때, 와이어(18)의 팽창(루프의 크기)을 가급적 작게 할 수 있다.

이 때문에, 도2에 나타난 바와 같이, 평면 코일(10)의 면으로부터 루프의 일부가 돌출하는 일이 없이 와이어(18, 18)에 의해, 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 전기적으로 접속할 수 있다.

도2에 나타난 루프상의 와이어(18)에는 다음과 같은 문제점이 있을 수 있다. 일측에 접착제층(22a, 22b)이 형성된 수지 필름(20a, 20b)에 의해 평면 코일(10) 및 반도체 소자(12) 등을 개재하여 봉지할 때, 접착제가 흐르는 방향으로 와이어(18)의 루프상부의 변형, 와이어(18)의 접촉 본딩부의 박리, 혹은 와이어(18)의 절단 등의 문제점이 있다. 이 때문에 와이어(18)와 평면 코일(10)의 도선(11)이 접촉할 염려가 있다. 이러한 루프상 와이어(18)의 변형 등을 방지하기 위해서는 도5에 나타난 바와 같이, 평면 코일(10)의 단자(10b)와 반도체 소자(12)의 전극 단자(12b)에 접촉 본딩된 와이어(18)의 접촉 본딩부를 수지(15, 15), 특히 UV 경화 수지에 의해 고정하여 두는 것이 바람직하다.

또한, 와이어(18)의 본딩은 상기 웨지 본딩법에 한정되는 것은 아니며, 볼 본딩법을 채용할 수 있다.

도1 및 도2에 나타난 IC 카드에서는 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 전기적으로 접속하기 위하여, 와이어(18, 18)에 의해 본딩을 행하고 있다. 이 반도체 소자(12)의 두께는 40~50 μ m 이므로, 반도체 소자(12)는 가볍다. 그러므로 이 반도체 소자(12)는 와이어(18, 18)에 의해 충분히 지지될 수 있다.

상기 와이어(18, 18)만으로는 반도체 소자(12)를 지지할 수 없어서 제조 중에 문제가 발생하는 경우에는, 도6에 나타난 바와 같이, 반도체 소자(12)를 지지하는 지지용 와이어(25, 25)를 도선(11)과 패드(23a, 23b) 사이에 설치하여도 좋다. 이 경우, 지지용 와이어(25, 25)를 지지하기 위한 패드(23a, 23b)는 반도체 소자(12)의 전극 단자(12a, 12b)의 형성면 상에 또 평면 코일(10)의 외측 및 내측의 위치에 설치된다.

또 도6에 있어서는 지지용 와이어(25)를 2개 설치하고 있다. 그러나 반도체 소자(12)가 지지용 와이어(25) 1개로 충분히 지지될 수 있으면, 지지용 와이어(25)는 1개라도 좋다.

도1~도6에 나타난 평면 코일(10)의 단자(10a, 10b)의 접속면(16)은 스쿼즈가 행해지는, 반도체 소자(12)의 전극 단자(12a, 12b)의 형성면과 실질적으로 동일 평면이면 좋고, 그 형상은 임의의 형상으로 할 수 있다. 그러나 도1, 도2 및 도6에 나타난 평면 코일(10)의 단자(10a, 10b)는 도7에 나타난 형상으로 형성된다. 도7에 나타난 단자(10a, 10b)의 접속면(16)은 스쿼즈에 의하여 형성되며 또한 도선(11)의 폭을 유지한 상태로 연재된다. 그러므로 접속면이 도선(11)과 실제적으로 평행하게 배열된 와이어(18)의 단자와 접속하는 부위를 충분히 확보할 수 있다.

또 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)는 하기와 같이 접속되어도 좋다. 평면 코일(10)의 단자(10a, 10b)를 반도체 소자(12)로부터 분리하여 평면 코일(10)의 내측 및 외측에 위치하는 전극 단자(12a, 12b)의 근방에 배열함으로써, 평면 코일(10)의 단자(10a, 10b)와 전극 단자(12a, 12b)를 접속한다. 된 단자(10a, 10b) 사이에서 행하여도 좋다. 도8은 상기 단자(10a, 10b)와 상기 전극 단자(12a, 12b)를 접속하는 와이어(18, 18)가 도선(11)에 대해서 직각 방향으로 뻗은 것을 나타낸 도면이다.

이러한 도8에 나타낸 평면 코일(10)의 단자(10a, 10b)는 도9에 나타낸 형상으로 형성하는 것이 바람직하다. 접속면(16)의 폭이 도선(11)의 폭보다도 넓어지도록 도9의 단자(10a, 10b)의, 스퀴즈된 접속면(16)의 폭을 연재한다. 그러므로 도선(11) 대해서 직각 방향으로 뺀 와이어(18)의 단부와 접속하는 경우, 접속면(16)이 충분히 확보된다.

도2에 나타낸 루프상의 와이어(18)는 수지 필름(20a, 20b)의 일측에 형성된 접착제층(22a, 22b)에 의해 개재되어 봉지될 때, 접착제가 흐르는 방향으로 와이어(18)가 변형할 위험이 있다. 특히 평면 코일(10)을 구성하는 도선(11)과 와이어(18) 사이의 간극이 좁은 경우에는 변형한 와이어(18)가 도선(11)과 접촉할 위험도 있다. 상기 문제점을 해결하기 위하여, 도10에 나타낸 바와 같이, 평면 코일(10)의 내측 및 외측에 위치하는 단자(10a, 10b)내에서, 도선(11)측 배면측의 접속부(16) 부분에 벽부(27)를 형성하는 것이 바람직하다. 이 벽부(27)에 의하여, 와이어(18)가 접착제층(22a, 22b)에 의해 봉지될 때, 단자(10a, 10b) 근방의 접착제의 흐름을 감소시킬 수 있다. 그러므로 와이어(11)와 도선(11)이 접촉하는 것을 피하여 와이어(18)의 변형을 방지할 수 있다.

도10에 나타낸 평면 코일(10)의 단자(10a, 10b)는 도11에 나타낸 형상으로 형성하는 것이 바람직하다. 도11에 나타낸 단자(10a, 10b)에는 도선(11)의 단부가 도선(11)의 폭을 유지한 상태로 연재되도록 스퀴즈가 행하여진 접속면(16)이 형성되고, 또 도선(11)측에 대해 배면측으로 되는 부분에 벽부(27)가 수직으로 설치되어 있다.

이 도11에 나타낸 평면 코일(10)의 단자(10a, 10b)를 대신하여 도12에 나타낸 단자(10a, 10b)를 사용할 수 있다. 도11에 나타낸 단자(10a, 10b)에는 도선(11)의 단부가 도선(11)의 폭을 유지한 상태로 연재되도록 스퀴즈가 행하여진 접속면(16)이 형성되고, 또 이 접속면(16)의 양측에 벽부(27a, 27b)가 형성되어 있다. 도12에 나타낸 단자(10a, 10b)에 의하면, 도선(11)과 실제적으로 평행하게 뺀 와이어(18)의 단부와 접속되는 접속면(16)을 충분히 확보할 수 있고, 또 와이어(18)가 접착제층(22a, 22b)에 개재되어 봉지될 때, 단자(10a, 10b) 근방의 접착제의 흐름을 감소할 수 있다. 그러므로 와이어(18)와 도선(11)의 접촉을 방지하여, 와이어(18)의 변형을 방지할 수 있다. 또 가령 와이어(18)가 도선(11)측 상으로 변형하여도, 도선(11)측에 형성되어 있는 벽부에 의해, 와이어(18)와 도선(11)의 접촉을 방지할 수 있다.

도7, 도8, 도11 및 도12에 나타낸 단자(10a, 10b) 모두를 도13에 나타낸 평면 코일(10)을 구성하는 도선(11)의 단부를 스퀴즈함으로써 형성할 수 있다. 스퀴즈에 의하여 형성되는 단자(10a, 10b)는 와이어(18)에 의해 봉딩되기 때문에, 와이어(18)와의 접속을 확실하기 위하여, 단자(10a, 10b)의 접속면(16)에 금 도금 또는 파라디움 도금을 행하는 것이 바람직하다.

그러나 단자(10a, 10b)의 형상은 복잡하기 때문에, 그 접속면(16) 만에 금 도금 또는 파라디움 도금을 실시하는 것은 곤란하다. 이 때문에, 도13에 나타낸 바와 같이, 스퀴즈를 행하는 도선(11)의 단부에, 미리 금 도금 또는 파라디움 도금을 행하는 것이 바람직하다. 스퀴즈 공정에서, 미리 도금을 행한 금층 또는 파라디움층은 뺀 단자의 접속면(16)을 실질적으로 덮을 수 있다.

이상 서술한 IC 카드에서는 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)는 도전성이 우수한 금, 백금 또는 알루미늄 제의 와이어(18, 18)에 의해서 접속된다. 그러나 와이어(18, 18)는 가늘기 때문에, 와이어(18, 18)의 전기 저항치는 평면 코일(10)을 구성하는 도선(11)보다도 높다. 따라서 전자기 유도에 의해 평면 코일(10)에 발생한 전력이 반도체 소자(12)에 충분히 전송되지 않는 문제가 발생할 수 있다.

상기 문제를 해소하기 위하여는, 도14에 나타낸 바와 같이, 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 리본 형상의 접속 금속 부재(30)로 접속하는 것이 바람직하다.

이 리본 형상의 접속 금속 부재(30)의 폭은 도선(11)의 폭과 거의 같으며, 또 이 리본 형상의 접속 금속 부재(30)는 동, 금, 알루미늄 등의 도전성이 양호한 금속으로 된다. 이러한 접속 금속 부재(30)는 평판이어도 좋지만, 도15에 나타낸 바와 같이, 중앙부가 돔(dome)형상으로 형성된 것이 바람직하다. 그 이유는 평면 코일(10)과 반도체 소자(12)의 열팽창을 차이에 의해 평면 코일(10)에 생긴 응력은 중앙부가 돔형상으로 형성되는 접속 금속 부재(30)에 의하여 잘 흡수되고, 또한 IC 카드가 굴곡될 때 평면 코일(10)에 발생한 응력은 이러한 접속 금속 부재(30)에 흡수되기 때문이다. 이 도15에 나타낸 접속 금속 부재(30)의 양단부(30a, 30b)는 평평하게 형성되며 각각 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)에 접속된다.

접속 금속 부재(30)가 동(Copper) 제인 경우, 양 단자의 접속은 하기와 같이 행한다. 이 접속 금속 부재(30)의 접속면을 금, 주석 또는 납으로 도금하고, 반도체 소자(12)의 전극 단자(12a, 12b)와 평면 코일의 단자(10a, 10b)를 금으로 도금하고, 접속되는 양 단자를 가열, 접촉 봉딩하여서, 이러한 공정(共晶) 합금에 의해 양단자를 접속할 수 있다. 한편 접속 금속 부재(30)가 금 또는 알루미늄 제인 경우, 양 단자의 접속은 접속 금속 부재(30)의 접속면에 금속 도금을 실시하지 않아도 행할 수 있다. 또한 도전성 접착제를 사용하여 양 단자를 접속할 수 있다.

물론, 평면 코일(10)로부터 돌출되지 않도록 적당한 크기로 돔 형상부(30c)를 형성할 필요가 있다.

또한 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b) 사이의 접속부의 전기 저항치를 감소시키기 위하여, 도16에 나타낸 바와 같이 단자(10a, 10b)와 전극 단자(12a, 12b)를 직접 접합하여도 좋다. 이러한 0접합은 하기와 같이 행한다. 반도체 소자(12)의 전극 단자(12a, 12b)를 금, 주석 또는 납 등의 금속으로 도금한다. 이들을 가열, 압착함으로써 그들 사이에 공정 합금을 형성하여 서로 접합할 수 있다. 또한 양 단자들은 도전성 접착제를 사용하여 접합할 수 있다.

이 경우에, 단자(10a, 10b)와 전극 단자(12a, 12b)의 접합을 확실히 하기 위하여, 도17에 나타낸 바와 같이, 반도체 소자(12)의 전극 단자(12a, 12b)와 접촉할 때 스퀴즈 되는 돌기부(32)를 단자(10a, 10b)의 접속면에 형성하는 것이 바람직하다.

도16에 나타낸 바와 같이, 반도체 소자(12)의 전극 단자(12a, 12b)와 평면 코일(10)의 단자(10a, 10b)가 직접 접속되어 있는 경우, IC 카드에 가해지는 굴곡이나 열 등의 영향에 의하여 평면 코일(10)에 생기는 응

력은 양 단자의 접속부에 집중하며 양 단자가 서로 분리된다. 이 양 단자의 접속부에서의 응력 집중을 감소시키기 위해서, 평면 코일(10)의 단자(10a, 10b) 근방에 평면 코일(10)에 가해지는 응력을 흡수하는 응력 흡수부를 형성하는 것이 바람직하다.

이러한 응력 흡수부로는 도18에 나타낸 굴곡부(34)가 편향 등으로 간단하게 형성할 수 있으므로 바람직하다. 이 굴곡부(34)를 형성하는 경우, 평면 코일(10)에 가해지는 응력을 굴곡부(34)의 신축에 의해서 흡수할 수 있다. 그러므로 양 단자의 접속부에 가해지는 응력을 감소시킬 수 있다.

또 평면 코일(10)에 형성되는 오목부(14)는 도선(11)을 굴곡할 때 만들어진다. 또한 도선(11)의 두께가 반도체 소자(12)보다도 두껍기 때문에 도19에 나타낸 바와 같이, 도선(11)의 중앙부를 스퀴즈하여 오목부(14)를 형성하여도 좋다. 이 경우, 평면 코일(10) 및 반도체 소자(12)를 IC 카드의 두께 방향의 중앙부에 위치시킬 수 있다. 그러므로 IC 카드를 얇게 형성할 수 있다. 또 이 경우, 반도체 소자(12)와 와이어(18)는 도선(11)의 두께(t) 내에 내장된다.

또 도19에 나타낸 바와 같이, 스퀴즈를 행한 도선(11)의 부분이 다른 도선(11)보다도 얇게 되지만, 도선(11) 자체의 전기 저항치는 문제가 없다.

상술한 IC 카드에서는, 평면 코일(10)을 구성하는 도선(11)을 굴곡 또는 스퀴즈하여 오목부(14)를 형성한다. 그러나 도20 및 도21에 나타낸 바와 같이, 도선(11)의 단부 근방을 IC 카드의 두께 방향으로 굴곡하는 동시에 그 단부를 스퀴즈 행하는 경우, 평면 코일(10)에 오목부(14)를 형성하는 일이 없이 평면 코일(10)의 단자(10a, 10b)의 접속면(16) 각각을 반도체 소자(12)의 전극 단자(12a, 12b)의 형성면을 포함하는 평면과 실질적으로 동일 평면으로 할 수 있다.

이 도20 및 도21에서는, 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 와이어(18, 18)에 의해 본딩할 때, 반도체 소자(12)의 상면을 통과하는 평면 코일(10)의 도선(11)과 반도체 소자(12)는 접촉되지 않는다. 그러나 하기의 방법을 채용하는 것이 바람직하다. 도22 및 도23에 나타낸 바와 같이, 반도체 소자(12)의 상면을 통과하는 평면 코일(10)의 도선(11)과 반도체 소자(12)를 접착제층(36)에 의해 접착한 후, 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 와이어에 의하여 본딩한다. 접착제층(36)에 의해 평면 코일(10)의 도선(11)과 반도체 소자(12)를 접착하는 경우, 본딩 공정에서의 위치 결정이 용이해진다.

또, 도1~도9에서도, 하기의 방법을 채용하는 것이 바람직하다. 접착제층(36)에 의해서 평면 코일(10)의 도선(11)과 반도체 소자(12)를 접착한 후, 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 서로 접속한다.

도6에서, 반도체 소자(12)를 지지하기 위하여, 지지용 와이어(25)가 반도체 소자(12)와 평면 코일(10)의 도선(11) 사이에 뻗어 있다. 그러나 도선(11)의 폭이 좁은 경우에는 지지용 와이어(25)의 일단과 도선(11)을 접속하는 것이 곤란하게 된다. 이 경우에는 다음 방법을 채용하는 것이 바람직하다. 도24에 나타낸 바와 같이, 스퀴즈가 행하여진 평면 코일(10)의 단자(10a, 10b)의 접속면을 연재하고, 반도체 소자(12)의 전극 단자(12a, 12b)와 접속된 와이어(18)와 지지용 패드(23a, 23b)와 접속된 지지용 와이어(25)를 상기 평면 코일(10)의 단자(10a, 10b)에 접속한다. 이러한 평면 코일(10)의 단자(10a, 10b)에는 반도체 소자(12)의 전극 단자(12a, 12b) 및 지지용 패드(23a, 23b)를 구비하는 단부가 삽입되는 C자상의 오목부(33)가 형성된다. 이 오목부(33)에 반도체 소자(12)의 단부가 삽입되는 경우, 평면 코일(10)의 단자(10a, 10b)와 접속되는 전극 단자(12a, 12b)를 갖는 반도체 소자(12)의 단부를 포위하도록, 평면 코일(10)의 단자(10a, 10b)가 반도체 소자(12)의 단부의 모서리 단부를 따라 연재된다. 이 때문에, 반도체 소자(12)의 위치 결정을 용이하게 할 수 있고, 또 와이어(18) 및 지지용 와이어(25, 25)의 길이를 짧게 할 수 있다. 또한 이 경우에, 반도체 소자(12)와 평면 코일(10)의 도선(11)을 도22 및 도23에 나타낸 접착제층(36)에 의해 접착한 후에, 와이어(18) 및 지지용 와이어(25)를 본딩하는 것이 바람직하다.

또한 도24에 나타낸 바와 같이, 와이어(18)와 지지용 와이어(25)가 도선(11)과 평행하게 직선상으로 뻗을 때, 양 와이어의 본딩이 용이하고 또한 반도체 소자(12)가 밸런스 좋게 지지될 수 있다.

도10에서는 평면 코일(10)의 단자(10a, 10b)의 측상에 벽부(27)가 설치된다. 이 벽부(27)에 의하여, 와이어(18)가 접착제층(22a, 22b)에 의해 개재된 때에 평면 코일(10)의 단자(10a, 10b) 근방의 접착제의 흐름을 감소시킬 수 있다. 그러므로 와이어(18)의 변형을 방지할 수 있다. 한편 반도체 소자(12)의 전극 단자(12a, 12b) 근방의 접착제의 흐름을 방지하여 와이어(18)의 변형을 방지하기 위해서, 도25에 나타낸 바와 같이, 반도체 소자(12)의 상면을 통과하는 도선(11)의 중앙부에 형성된 연재부(38)에, 반도체 소자(12)의 전극 단자(12a, 12b)가 내부에 위치하는 U자상부(40)를 형성하는 것이 바람직하다. 이러한 연재부(38)를 형성하여 와이어(18)를 보호하는 경우, 평면 코일(10)의 단자(10a, 10b)로는 도9에 나타낸 단자(10a, 10b)를 사용하는 것이 바람직하다. 이 단자(10a, 10b)에서는 스퀴즈한 접속면(16)의 폭이 도선(11)의 폭보다도 넓다. 그러므로 도선(11)에 대해서 직각 방향으로 뻗은 와이어(18)의 단부와 접속하는 경우, 접속면이 충분하다.

또한 도25에 나타내는 경우도, 도5에 나타낸 바와 같이, 평면 코일(10)의 단자(10b)와 반도체 소자(12)의 전극 단자(12b) 사이의 접촉 본딩부를 수지(15, 15), 특히 UV 경화 수지에 의해 고정하는 것이 바람직하다. 그 이유는 접촉 본딩부를 수지에 의하여 고정하는 경우에 와이어(18)의 변형이 더욱 방지되기 때문이다.

또 도25에도, 반도체 소자(12)와 평면 코일(10)의 도선(11)을 접착제층(36)에 의해 접착하고 이어서 와이어(18)를 본딩하는 것이 바람직하다.

상기 IC 카드에는 평면 코일(10)을 형성하는 도선(11)이 반도체 소자(12)보다도 두껍다. 그러나 반도체 소자의 두께가 도선(11)의 두께와 실질적으로 같은 경우, 도26에 나타낸 바와 같이, 평면 코일(10)의 전극 단자(12a, 12b)의 형성면이 도선(11)측에 위치하도록 반도체 소자(12)를 배열하고, 단자(10a, 10b)를 스퀴즈하는 일이 없이 반도체 소자(12)의 전극 단자(12a, 12b)와 평면 코일(10)의 단자(10a, 10b)를 와이어(18, 18)에 의해 각각 접속한 IC 카드를 사용할 수 있다. 이 경우 와이어(18, 18)의 루프의 일부가

도선(11)으로부터 증중 돌출하지만, 돌출량은 적다. 그러므로, 수지 필름(20a, 20b)의 일측에 형성된 접착제층(22a, 22b)으로 와이어(18, 18)를 충분히 봉지할 수 있고, 봉지 공정에서 발생하는 변형도 적어서 문제로 되지 않는다.

또 와이어(18, 18)의 루프를 가능한 작게하고 또한 와이어(18, 18)의 본딩을 용이하게 하기 위하여, 도27에 나타내는 바와 같이, 도선(11)의 폭보다도 넓은 평면 코일(10)의 단자(10a, 10b)를 반도체 소자(12)의 전극 단자(12a, 12b)의 근방에 접착제층(36)에 의해 접착하고 이어서 이 단자(10a, 10b)를 와이어(18, 18)으로 각각 전극 단자(12a, 12b)와 접속하는 것이 바람직하다. 도28에 나타낸 바와 같이, 이 와이어(18)로 형성된 루프는 도26에 나타낸 와이어(18)로 형성된 루프보다도 작다. 그러므로 와이어(18)를 봉지하는 수지 필름(20a, 20b)의 일면에 형성된 접착제층(22a, 22b)을 얇게 할 수 있다.

평면 코일(10)의 단자(10a, 10b)를 반도체 소자(12)에 접착제층(36)으로 접착한 경우에 평면 코일(10)에 가해지는 응력을 흡수하여 접속되는 양 단자가 분리되는 것을 방지하기 위하여, 도18에 나타낸 굴곡부(34) 등의 응력 흡수부를 평면 코일(10)의 근방의 도선(11)에 형성하여도 좋다.

또한 접착제층(36)을 통하여, 반도체 소자(12)와 이 반도체 소자(12)의 전극 단자(12a, 12b)의 형성면을 통과하는 평면 코일의 도선(11)을 접착하여도 좋은 것은 물론이다.

도29에 나타낸 IC 카드와 도1에 나타낸 IC 카드의 차이점을 하기에 설명한다.

도30에 나타낸 오목부(14)에 배열된 반도체 소자(12)에서, 전극 단자(12a, 12b)의 형성면에 대해 배면측 평면은 이 오목부(14)의 저부를 형성하는 도선(11)상에 놓여진다. 이 반도체 소자(12)는 단자 도선(11)상에 놓아도 좋으나, 이 반도체 소자(12)를 접착제에 의하여 도선(11)상에 접착하는 경우에 반도체 소자(12)의 전극 단자(12a, 12b)의 위치 결정을 용이하게 할 수 있다.

도30a는 반도체 소자(12)의 두께보다도 깊은 오목부(14)를 평면 코일(10)의 도선(11)에 형성한 예를 나타낸 도면이다. 이 예에서는 평면 코일(10)의 단자(10a, 10b)의 접속면(16)을 반도체 소자(12)의 전극 단자(12a, 12b)의 형성면과 실질적으로 동일면으로 하기 위하여, 평면 코일(10)의 단자(10a, 10b)를 스쿼즈한다. 이와 같이, 오목부(14)를 반도체 소자(12)의 두께보다도 깊게 형성함으로써, 양 단자를 접속하는 와이어(18)의 루프의 평면 코일(10)부터의 돌출을 가능한 적게 할 수 있다.

한편 도30b는 평면 코일(10)의 도선(11)에 형성된 오목부(14)의 두께를 반도체 소자(12)의 두께와 실질적으로 같게 한 예를 나타낸 도면이다. 이 예에서는 평면 코일(10)의 단자(10a, 10b)의 접속면(16)은 반도체 소자(12)의 전극 단자(12a, 12b)의 형성면과 실질적으로 동일면이다. 따라서 평면 코일(10)의 단자(10a, 10b)를 스쿼즈하는 공정을 생략할 수 있다.

상기한 바와 같이, 도29, 도30a 및 도30b에 나타낸 IC 카드에서는 평면 코일(10)의 단자(10a, 10b)의 접속면(16)이 반도체 소자(12)의 전극 단자(12a, 12b)의 형성면과 실질적으로 동일면이다. 그러므로 왜지 본딩법 또는 볼 본딩법에 의해 와이어 본딩을 행할 수 있다. 그러므로 도20에 나타낸 바와 같이, 평면 코일(10)의 면으로부터 돌출하는 루프를 가능한 적게 하면서, 금, 백금, 또는 알루미늄 재료의 와이어(18, 18)에 의해, 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 전기적으로 접속할 수 있다.

도2, 도30a 및 도30b에 나타낸 것과 같이, 평면 코일(10)의 면으로부터 돌출하는 루프를 가능한 적게 하면서, 와이어(18, 18)에 의해, 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 전기적으로 접속할 수 있다.

와이어(18)의 변형을 방지하기 위하여, 도31에 나타낸 바와 같이, 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)의 접촉 본딩부를 수지(15, 15), 특히 UV 경화 수지에 의하여 고정하는 것이 바람직하다.

도29-도31에 나타낸 평면 코일(10) 중, 스쿼즈를 행한 단자(10a, 10b)의 접속면(16)은 반도체 소자(12)의 전극 단자(12a, 12b)의 형성면을 포함하는 평면과 실질적으로 동일 평면이어도 좋고, 그 형상은 임의의 형상이라도 좋다. 도29, 도30a 및 도31에 나타낸 평면 코일(10)의 단자(10a, 10b)는 도7에 나타낸 단자 형상으로 형성하는 것이 바람직하다.

또 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)의 접속을 본딩 장치의 동작 등의 관계로, 반도체 소자(12)로부터 떨어지는 평면 코일(10)의 내측 및 외측에 위치하는 전극 단자(12a, 12b)의 근방에 배열되도록 행하여도 좋다. 도32는 양 단자를 접속하는 와이어(18, 18)가 도선(11)에 대해서 각각 방향으로 뻗은 경우를 나타낸 도면이다.

이러한 도32에 나타낸 평면 코일(10)의 단자(10a, 10b)를 스쿼즈하는 경우, 도9에 나타낸 단자를 사용하는 것이 바람직하다.

전자기 유도에 의해 평면 코일(10)에 발생한 전력이 반도체 소자(12)에 충분히 전송되지 않는 문제가 발생할 수 있다. 상기 문제를 해소하기 위하여는, 도14에 나타낸 바와 같이, 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 리본 형상의 접속 금속 부재(30)로 접속하는 것이 바람직하다.

도29-도34에 있어서, 평면 코일(10)의 단자(10a, 10b)의 각 근방에 오목부(14)가 형성되어 있지 않다. 그러나 도35a 및 도35b에 나타낸 바와 같이, 오목부(14)를 단자(10a, 10b) 근방에 형성하여도 좋다. 이를 도면에서, 오목부(14)의 저면은 오목부(14)가 단자(10a, 10b)의 근방에 형성되지 않은 경우의 저면보다 넓다. 그러므로, 반도체 소자(12)를 오목부(14)의 저면에 안정한 상태로 적치하여 와이어 본딩을 행할 수 있다.

또 평면 코일(10)에 형성되는 오목부(14)는 도선(11)을 굴곡하여 형성된다. 그 이외에, 도19에 나타낸 바와 같이 도선(11)의 두께가 반도체 소자(12)보다도 두꺼우므로, 도36에 나타내는 바와 같이, 도선(11)의 중앙부를 스쿼즈하여 오목부(14)를 형성해도 좋다. 이 경우, 평면 코일(10) 및 반도체 소자(12)를 IC 카

드의 두께 방향의 중앙부에 위치시킬 수 있어서, IC 카드를 얇게 형성할 수 있다. 이 경우에, 반도체 소자(12)와 와이어(18)는 도선(11)의 두께(t) 내에 내장된다.

또 평면 코일(10)의 단자(10a, 10b)는 하기와 같이 구성해도 좋다. 도37에 나타낸 바와 같이, 스킵한 평면 코일(10)의 단자(10a, 10b)의 접속면을 연재하여, 일단이 반도체 소자(12)의 전극 단자(12a, 12b)와 접속된 와이어(18)의 타단을 단자(10a, 10b)에 접속해도 좋다. 이 평면 코일(10)의 단자(10a, 10b)에는 전극 단자(12a, 12b)를 갖는 반도체 소자(12)의 단부가 삽입된 C자형의 오목부(33)가 형성된다. 반도체 소자(12)의 단부가 이 오목부(33)에 삽입되는 경우, 평면 코일(10)의 단자(10a, 10b)와 접속되는 전극 단자(12a, 12b)를 갖는 반도체 소자(12)의 단부가 포위되도록, 단자(10a, 10b)가 반도체 소자(12)의 단부의 가장자리부를 따라 연재되어 있다. 이러한 배열 때문에, 반도체 소자(12)의 위치 결정을 용이하게 할 수 있고, 또 와이어(18)의 길이를 짧게 할 수 있다. 그러므로 상기 배열을 사용하는 것이 바람직하다. 이 경우 반도체 소자(12)와 평면 코일(10)의 도선(11)을 접착제에 의해 접착한 후, 와이어(18)를 분당하는 것이 바람직하다.

도38a 및 도38b는 평면 코일(10)의 한쪽 단자(10b)에 스킵하여 반도체 소자(12)의 탑재부로서 오목부(14)를 형성하고, 단자(10b)의 접속면을 연재하여 단자(10b)상에 반도체 소자(12)를 탑재한 예를 나타낸 도면이다. 단자(10b)상에는 반도체 소자(12)의 전극 단자(12a, 12b)와 단자(10b)가 통상의 와이어 혹은 피복한 와이어에 의해서 접속된다. 평면 코일(10)의 다른 쪽 단자(10a)와 반도체 소자(12)의 전극 단자(12a)는 단자(10a, 10b) 사이에 개재된 도선(11)을 직교 방향으로 가로지르는 와이어(14)에 의해 접속된다. 단자(10a)를 스킵하는 동시에, 도선(11)상에 와이어(18)가 통과하는 부위를 스킵하여 통과 오목부(14a)가 형성된다. 이 때문에, 와이어(18)가 도선(11)의 두께 범위내로부터 돌출하지 않는다. 통과 오목부(14a)의 내면상에, 적어도 와이어(18)가 통과하는 부위에 전기적 절연재로서 절연성 수지를 도포하거나 전기적 절연성을 갖는 절연 테이프로 이 부위를 접착할 때, 통상의 와이어(18)를 사용하더라도 전기적 단락을 발생시키지 않고 접속할 수 있다.

도39는 단자(10a, 10b) 이외의 도선(11)의 중앙 부분을 스킵하여, 반도체 소자(12)를 탑재하는 탑재부로서 오목부(14)를 형성하는 예를 나타낸 도면이다. 이 오목부(14)에, 반도체 소자(12)가 탑재된다. 반도체 소자(12)를 탑재하기 위하여 오목부(14)의 폭을 도선(11)의 폭보다도 넓게 형성하고, 탑재부에 인접하는 도선(11)을 오목부(14)의 외측에 배치한다. 이 경우도, 오목부(14)와 대략 동일 높이면으로 되게 단자(10a, 10b)를 스킵하는 동시에, 탑재부와 단자(10a, 10b) 사이에 개재되고 또 와이어(18)에 의하여 가로지르는 도선(11) 부분을 스킵하여 통과 오목부를 형성한다. 이렇게 하여, 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 접속하는 와이어(18)가 도선(11)의 두께 범위내로부터 돌출되지 않는다. 또, 전극 단자(12a, 12b)와 단자(10a, 10b)를 접속하는 와이어(18)로는 피복 와이어를 사용하는 것이 좋다. 통과 오목부의 내면을 전기 절연재로 피복하면, 통상의 와이어(18)를 사용해서 접속할 수도 있다.

반도체 소자(12)가 작은 경우에는, 이와 같이 스킵에 의해 도선(11)에 형성된 오목부(14)에 반도체 소자(12)를 탑재할 수 있다.

오목부(14)에 반도체 소자(12)를 탑재하는 방법은 반도체 소자(12)의 크기에 관계없이 표준 평면 코일(10)을 형성할 수 있는 장점이 있다. 평면 코일(10)의 도선(11)을 통과하는 폭보다 반도체 소자(12)가 작은 경우에는 오목부(14)에 반도체 소자(12)를 탑재하는 방법이 바람직하다.

상술한 IC 카드는 평면 코일(10)을 구성하는 도선(11)을 굴곡 또는 스킵하여 오목부(14)를 형성하고 있다. 그러나 도40 및 도41에 나타낸 바와 같이, 도선(11)의 단부 근방을 굴곡하는 동시에 도선(11)의 단부를 스킵함으로써, 평면 코일(10)의 단자(10a, 10b)의 접속면(16)을 반도체 소자(12)의 전극 단자(12a, 12b)가 형성되는 형성면을 포함하는 평면과 실질적으로 동일 평면으로 할 수 있다.

이 도40 및 도41에서는 평면 코일(10)의 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 와이어(18, 18)에 의해서 분당할 때, 반도체 소자(12)의 하면을 통과하는 평면 코일(10)의 도선(11)과 반도체 소자(12)를 접착함으로써, 와이어 분당할 때의 위치 결정을 용이하게 할 수 있다. 그러므로, 도선을 반도체 소자(12)와 접착하는 것이 바람직하다.

또 도선(11)의 단부 근방의 굴곡량을 조정함으로써, 평면 코일(10)의 단자(10a, 10b)의 각 접속면(16)을 스킵하는 일이 없이 반도체 소자(12)의 전극 단자(12a, 12b)가 형성되는 형성면과 실질적으로 동일 평면으로 할 수 있다.

이상의 IC 카드에서는 평면 코일(10)을 형성하는 도선(11)이 반도체 소자(12)보다도 두껍다. 반도체 소자(12)의 두께가 도선(11)의 두께와 거의 같은 경우, 다음의 IC 카드 배열을 채용할 수 있다. 도42에 나타낸 바와 같이, 평면 코일(10)에 대해서, 전극 단자(12a, 12b)의 형성면에 대해서 배면측의 평면을 행하는 일이 없이 단자(10a, 10b)와 반도체 소자(12)의 전극 단자(12a, 12b)를 와이어(18, 18)에 의해 접속한다. 이 경우 와이어(18, 18)의 일부가 도선(11)으로부터 돌출하지만, 돌출량은 아주 적다. 그러므로, 수지 필름(20a, 20b)의 일측에 형성된 접착제층(22a, 22b)으로 와이어(18, 18)가 충분히 봉지되므로 봉지 공정에서의 변형이 거의 일어나지 않는다.

도29-도42에서 설명한 IC 카드는 평면 코일(10)과 반도체 소자(12)의 접속은 와이어(18) 또는 리본 형상의 접속 금속 부재(30)를 사용하고 있다. 그러나 도43에 나타낸 바와 같이, 반도체 소자가 수지에 의해 성형된 모듈체(40)를 사용할 수 있다. 이 모듈체(40)는 다음과 같이 수지 성형된다. 도44 및 도45에 나타낸 바와 같이, 납 범프(44, 44)에 의하여 접속된 리드(46, 46)와 반도체 소자(12)의 전극 단자(12a, 12b)를 형성한다. 리드(46, 46)의 단부에 형성된 접속부(47, 47)가 노출하도록 수지 성형을 행한다.

이렇게 형성한 모듈체(40)의 접속부(47, 47)는 평면 코일(10)의 단자(10a, 10b)에 접합된다. 양 단자의 접속은 하기와 같이 행한다. 접속부(47, 47)의 접속면을 금, 주석, 납으로 도금하는 동시에 반도체 소자(12)의 전극 단자(12a, 12b)와 평면 코일(10)의 단자(10a, 10b)를 금으로 도금하고, 접속되는 양 단자를 가열 및 접촉 분당함으로써, 양 단자를 이러한 공정 합금에 의해 접속한다. 한편 접속부(47, 47)가 알

루미늄 제인 경우, 양 단자의 접속은 접속부(47, 47')의 접속면에 금속 도금을 행하지 않고 행할 수 있다. 또 양 단자의 접속은 도전성 접착제를 사용하여 행할 수도 있다.

또 도43에 나타난 바와 같이, 모듈체(40)가 탑재되는 평면 코일(10)의 부분에는 도선(11)이 굴곡되면서 모듈체(40)가 삽입되는 오목부(14)가 형성된다.

상기 기술한 IC 카드에서, 복수회 감긴 평면 코일(10)의 도선(11)이 연재되는 방향의 양측에 반도체 소자(12)의 전극 단자(본딩 패드)(12a, 12b)가 형성된다. 한편, 도46에 나타난 IC 카드에서, 반도체 소자(12)의 본딩 패드(12a, 12b)가 평면 코일(10)의 도선(11)이 연재되는 방향의 한쪽에 형성된다. 이 예에서, 평면 코일(10)의 한쪽 단자(10a)(예를 들어, 외측단의 단자)는 반도체 소자(12)의 외측에 배열되어 평면 코일(10)의 다른 쪽 단자(10b)(예를 들어, 내측단의 단자)와 대응하는 위치로 연재된다. 이 단자(10a, 10b)는 본딩을 행할 수 있는 패드로 구성된다. 상기 패드와 단자(10a, 10b)의 근방에 위치한 반도체 소자(12)의 전극 단자(12a, 12b) 사이의 본딩을 와이어(18, 18')로 행한다. 또 상기와 반대로, 평면 코일(10)의 다른 쪽 단부(10b)를 반도체 소자(12)의 내측에 배열하여도 좋다.

도47a~도47c는 반도체 소자(12)를 봉지용 수지에 의해 성형하여 고정하는 제조 공정을 나타낸 도면이며, 이렇게 성형된 반도체 소자(12)는 수지 필름(20a, 20b)으로 봉지되어 IC 카드를 형성할 수 있다. 우선, 도47a에 나타난 바와 같이, 평면 코일(10)을 형성하는 도선(11)을 스퀴즈함으로써 오목부(14)를 형성한다. 다음에, 도47b에 나타난 바와 같이, 봉지용 수지(50)로 반도체 소자(12)와 이 반도체 소자 탑재부를 성형한다. 이 경우, 트랜스퍼 성형을 하는 것이 바람직하다. 도48은 성형 후 반도체 소자의 상태를 나타낸 사시도이다. 다음에, 접착제층(22a, 22b)을 평면 코일(10)의 상면과 하면에 형성하고, 평면 코일(10)을 이 수지 필름(20a, 20b) 사이에 개재한다. 이러한 방법으로 IC 카드가 형성된다.

또, 반도체 소자(12)를 수지로 봉지하는 경우, 봉지용 수지를 도47a~도47c에 나타난 바와 같이 성형에 의해 형성해도 좋다. 그러나 봉지용 수지를 도49에 나타난 외부선, 포팅(52)에 의해 형성할 수 있다.

상기한 바와 같이 반도체 소자(12)를 수지로 봉지하는 경우, 반도체 소자(12)를 강화시킬 수 있으며, 반도체 소자(12)와 평면 코일(10)을 수지 필름(20a, 20b)에 의해 봉지하는 적층 제조 공정에서 반도체 소자(12)에 가해지는 응력의 강도를 감소할 수 있게 된다. 그러므로 반도체 소자(12)가 깨지는 것, 즉 반도체 소자(12)의 손상을 방지할 수 있게 된다. IC 카드를 제조한 후에 사용하더라도, 굴곡될 때 IC 카드에 가해지는 응력의 강도를 감소시킬 수 있게 된다. 그러므로 반도체 소자의 손상을 방지할 수 있게 된다.

산업상이용가능성

본 발명에 관한 IC 카드 및 IC 카드용 프레임에 의하면, 편칭에 의해 형성된 평면 코일의 단자와 반도체 소자의 전극 단자를, 접속 와이어가 평면 코일을 서로 가로지르는 일이 없이 용이하게 접속할 수 있다. 그러므로, IC 카드 및 IC 카드용 프레임의 저코스트화 및 양산화를 도모할 수 있다.

(57) 청구의 범위

청구항 1. 도선이 실질적으로 동일 평면에 복수회 감긴 평면 코일과, 상기 평면 코일의 단부와 전기적으로 접속되는 전극 단자를 갖는 반도체 소자를 포함하는 IC 카드에 있어서,

상기 평면 코일은 상기 코일의 내측에 형성되는 내측 단자와 상기 코일의 외측에 형성되는 외측 단자를 구비하고,

상기 반도체 소자는, 전극 단자가 형성되는 소자면이 상기 평면 코일의 도선에 대향하며, 상기 평면 코일의 내측 단자 및 외측 단자와 접속되는 반도체 소자의 각 전극 단자가 상기 평면 코일의 내외측 단자의 근방에 각각 위치하며, 또 상기 반도체 소자의 전극 단자가 상기 코일의 내외측과 동일축에 위치하는 상기 평면 코일의 각 단자와 전기적으로 접속되도록 배열하는 것을 특징으로 하는 IC 카드.

청구항 2. 제1항에 있어서,

상기 평면 코일과 상기 반도체 소자를 상기 IC 카드의 정면과 배면을 각각 형성하는 수지 필름 사이에 개재하고, 상기 수지 필름의 내측에 형성된 접착제층으로 봉지하는 것을 특징으로 하는 IC 카드.

청구항 3. 제1항에 있어서,

상기 평면 코일의 단자를 스퀴즈함으로써, 상기 평면 코일의 단자가 전극 단자가 형성되는 상기 반도체 소자면의 평면과 실질적으로 동일 평면내에 위치하도록 하는 것을 특징으로 하는 IC 카드.

청구항 4. 제3항에 있어서,

상기 스퀴즈한 평면 코일의 단자를 상기 반도체 소자의 단부의 모서리를 따라 연재함으로써, 상기 평면 코일의 단자가 상기 평면 코일의 단자에 접속된 전극 단자가 배열되는 반도체 소자의 단부를 둘러싸도록 하는 것을 특징으로 하는 IC 카드.

청구항 5. 제1항에 있어서,

상기 반도체 소자를 상기 평면 코일에 형성된 오목부에 배열하는 것을 특징으로 하는 IC 카드.

청구항 6. 제5항에 있어서,

상기 평면 코일에 형성된 오목부는 상기 평면 코일의 도선을 구부려서 형성하는 것을 특징으로 하는 IC 카드.

청구항 7. 제5항에 있어서,

상기 평면 코일에 형성된 오목부는 상기 평면 코일을 형성하는 도선의 중앙부를 스퀴즈함으로써 형성하는 것을 특징으로 하는 IC 카드.

청구항 8. 제1항에 있어서,

상기 평면 코일의 단자와 상기 반도체 소자의 전극 단자를 서로 루프상의 본딩 와이어로 접속하며, 상기 본딩 와이어의 루프가 상기 평면 코일면의 범위로부터 돌출하지 않도록 형성하는 것을 특징으로 하는 IC 카드.

청구항 9. 제8항에 있어서,

상기 본딩 와이어의 접속은 웨지 본딩법으로 실시하는 것을 특징으로 하는 IC 카드.

청구항 10. 제8항에 있어서,

상기 본딩 와이어의 접속은 볼 본딩법으로 실시하는 것을 특징으로 하는 IC 카드.

청구항 11. 제1항에 있어서,

상기 평면 코일의 단자와 상기 반도체 소자의 전극 단자를 서로 리본 형상의 접속 금속 부재로 접속하는 것을 특징으로 하는 IC 카드.

청구항 12. 제1항에 있어서,

상기 평면 코일의 단자와 상기 반도체 소자의 전극 단자를 서로 직접 접속하는 것을 특징으로 하는 IC 카드.

청구항 13. 제12항에 있어서,

상기 평면 코일은, 상기 평면 코일의 단자 근방에 발생하는 응력을 흡수하기 위한 응력 흡수부를 포함하고 있는 것을 특징으로 하는 IC 카드.

청구항 14. 제1항에 있어서,

상기 평면 코일은 편칭에 의하여 형성하는 것을 특징으로 하는 IC 카드.

청구항 15. 제1항에 있어서,

상기 평면 코일은 예칭에 의하여 형성하는 것을 특징으로 하는 IC 카드.

청구항 16. 제1항에 있어서,

상기 평면 코일의 내측 단자 및 외측 단자에 접속되는 반도체 소자의 전극 단자는 상기 평면 코일의 내측과 외측에 각각 위치하는 것을 특징으로 하는 IC 카드.

청구항 17. 도선이 실질적으로 동일 평면에 복수회 감긴 평면 코일과, 상기 평면 코일의 단부와 전기적으로 접속되는 전극 단자를 갖는 반도체 소자를 포함하는 IC 카드에 있어서,

상기 평면 코일은 코일의 내측에 형성되는 내측 단자와 코일의 외측에 형성되는 외측 단자를 구비하고,

상기 반도체 소자는, 그 전극 단자의 형성면의 배면측 반도체 소자의 평면이 상기 평면 코일의 도선에 대향하며, 상기 평면 코일의 내외측 단자와 접속되는 반도체 소자의 각 전극 단자가 상기 평면 코일의 내외측 단자의 근방에 각각 위치하며, 또 상기 반도체 소자의 전극 단자가 상기 평면 코일의 내외측과 동일 측에 위치하는 상기 평면 코일의 각 단자와 전기적으로 접속되도록 배열하는 것을 특징으로 하는 IC 카드.

청구항 18. 제17항에 있어서,

상기 평면 코일과 상기 반도체 소자를 상기 IC 카드의 정면과 배면을 형성하는 수지 필름 사이에 개재하고, 상기 수지 필름의 내측에 형성된 접착제층으로 봉지하는 것을 특징으로 하는 IC 카드.

청구항 19. 제17항에 있어서,

상기 반도체 소자를 상기 평면 코일에 형성되는 오목부에 배열하는 것을 특징으로 하는 IC 카드.

청구항 20. 제19항에 있어서,

상기 오목부는 상기 평면 코일을 구성하는 도선을 굴곡함으로써, 평면 코일에 형성하는 것을 특징으로 하는 IC 카드.

청구항 21. 제19항에 있어서,

상기 평면 코일에 형성된 오목부는 상기 평면 코일을 구성하는 도선의 중앙부를 스퀴즈함으로써 형성하는 것을 특징으로 하는 IC 카드.

청구항 22. 제17항에 있어서,

상기 평면 코일의 단자와 상기 반도체 소자의 전극 단자를 서로 루프상의 본딩 와이어로 접속하는 것을 특징으로 하는 IC 카드.

청구항 23. 제22항에 있어서,

상기 본딩 와이어의 접속은 웨지 본딩법으로 실시하는 것을 특징으로 하는 IC 카드.

청구항 24. 제22항에 있어서,

상기 본딩 와이어의 접속은 볼 본딩법으로 실시하는 것을 특징으로 하는 IC 카드.

청구항 25. 제17항에 있어서,

상기 평면 코일의 단자와 상기 반도체 소자의 전극 단자를 서로 리본 형상의 접속 금속 부재로 접속하는 것을 특징으로 하는 IC 카드.

청구항 26. 제17항에 있어서,

상기 평면 코일은 편청에 의하여 형성하는 것을 특징으로 하는 IC 카드.

청구항 27. 제17항에 있어서,

상기 평면 코일은 에칭에 의하여 형성하는 것을 특징으로 하는 IC 카드.

청구항 28. 제17항에 있어서,

상기 평면 코일의 내측 단자 및 외측 단자에 접속되는 반도체 소자의 전극 단자는 상기 평면 코일의 내외측에 각각 위치하는 것을 특징으로 하는 IC 카드.

청구항 29. 도선이 실질적으로 동일 평면에 복수회 감긴 평면 코일을 편청 또는 에칭에 의하여 형성하고, 상기 평면 코일의 단자와 반도체 소자의 전극 단자를 서로 전기적으로 접속하는 IC 카드에 있어서,

상기 평면 코일은 상기 코일의 내측에 형성되는 내측 단자와 상기 코일의 외측에 형성되는 외측 단자를 구비하고,

상기 반도체 소자는, 그 전극 단자에 접속되는 리드의 단부에 형성된 접속부가 노출되며, 상기 평면 코일의 내외측 단자에 접속된 상기 리드의 접속부가 상기 코일의 내외측 단자 근방에 각각 위치하며, 또 상기 리드의 접속부가 상기 코일의 내외측과 동일축에 위치하는 상기 평면 코일의 단자와 전기적으로 접속되도록 수지로 성형하는 것을 특징으로 하는 IC 카드.

청구항 30. 도선이 실질적으로 동일 평면에 복수회 감긴 평면 코일을 편청 또는 에칭에 의하여 형성하고, 상기 평면 코일의 단자와 반도체 소자의 전극 단자를 서로 전기적으로 접속하는 IC 카드에 있어서,

상기 평면 코일은 상기 코일의 내측에 형성되는 내측 단자와 상기 코일의 외측에 형성되는 외측 단자를 구비하며,

상기 내외측 단자 중의 하나는 상기 반도체 소자를 상기 단자면 상에 탑재하는 탑재부로서 형성하고,

상기 탑재부에 탑재된 반도체 소자의 전극 단자는 와이어 본딩에 의해 상기 내외측 단자와 각각 전기적으로 접속되는 것을 특징으로 하는 IC 카드.

청구항 31. 제30항에 있어서,

상기 탑재부를 스퀴즈함으로써 상기 탑재부를 도선의 폭보다도 넓은 오목부내에 형성하고, 한쪽 단자와 다른쪽 단자 사이의 중간을 통과하는 도선의 일부에, 상기 다른쪽 단자와 상기 반도체 소자의 전극 단자의 접속용 본딩 와이어가 가로지르는 부위에 통과 오목부가 형성되는 것을 특징으로 하는 IC 카드.

청구항 32. 도선이 실질적으로 동일 평면에 복수회 감긴 평면 코일을 편청 또는 에칭에 의하여 형성하고, 상기 평면 코일의 단자와 반도체 소자의 전극 단자를 서로 전기적으로 접속하는 IC 카드에 있어서,

상기 평면 코일은 상기 코일의 내측에 형성되는 내측 단자와 상기 코일의 외측에 형성되는 외측 단자를 구비하며,

상기 내외측 단자 사이에 개재된 중간부를 통과하는 적어도 1개의 도선의 중앙부를 상기 도선의 면에 상기 반도체 소자를 탑재하는 탑재부로 형성하고,

상기 탑재부에 탑재된 반도체 소자와 상기 내외측 단자를 서로 와이어 본딩에 의하여 전기적으로 접속하는 것을 특징으로 하는 IC 카드.

청구항 33. 제32항에 있어서,

상기 도선을 스퀴즈함으로써 상기 탑재부를 도선의 폭보다도 넓은 오목부로부터 상기 도선 내에 형성하고, 상기 탑재부와 한쪽 단자 사이에 개재된 중간부를 통과하는 도선 및 상기 탑재부와 다른쪽 단자 사이에 개재된 중간부를 통과하는 도선의 본딩 와이어가 가로지르는 부위에 통과 오목부가 형성되는 것을 특징으로 하는 IC 카드.

청구항 34. 도선이 실질적으로 동일 평면에 복수회 감긴 평면 코일을 편청 또는 에칭에 의하여 형성하고, 상기 평면 코일의 단자와 반도체 소자의 전극 단자가 서로 전기적으로 접속되는 IC 카드의 제조에 사용되는 IC 카드용 프레임에 있어서,

상기 평면 코일은 상기 코일의 내외측과 동일축에 위치한 상기 반도체 소자의 전극 단자가 전기적으로 접속되며 상기 코일의 내측에 형성되는 내측 단자와, 상기 코일의 외측에 형성되는 외측 단자를 구비하는 것을 특징으로 하는 IC 카드용 프레임.

청구항 35. 제34항에 있어서,

상기 반도체 소자를 탑재하는 오목부를 상기 평면 코일에 형성하는 것을 특징으로 하는 IC 카드용 프레임.

청구항 36. 제35항에 있어서,

상기 평면 코일에 형성된 오목부를 상기 평면 코일을 형성하는 도선을 구부려서 형성하는 것을 특징으로

하는 IC 카드용 프레임.

청구항 37. 제35항에 있어서,

상기 평면 코일에 형성된 오목부는 상기 평면 코일을 형성하는 도선의 중앙부를 스퀴즈함으로써 형성하는 것을 특징으로 하는 IC 카드용 프레임.

청구항 38. 제34항에 있어서,

상기 내외측 단자 중의 하나는 반도체 소자를 상기 단자면 상에 탑재하는 탑재부로서 형성하는 것을 특징으로 하는 IC 카드용 프레임.

청구항 39. 제38항에 있어서,

상기 도선을 스퀴즈 함으로써 상기 탑재부를 도선의 폭보다도 넓은 오목부로부터 상기 도선 내에 형성하고, 한쪽 단자와 다른쪽 단자 사이에 개재된 공간을 통과하는 도선의 일부에, 다른쪽 단자와 반도체 소자의 전극 단자의 접속용 본딩 와이어가 가로지르는 부위에 통과 오목부가 설치되는 것을 특징으로 하는 IC 카드용 프레임.

청구항 40. 제39항에 있어서,

상기 본딩 와이어가 통과하는 상기 통과 오목부의 적어도 내면을 전기적 절연재로 피복하는 것을 특징으로 하는 IC 카드용 프레임.

청구항 41. 제34항에 있어서,

상기 내외측 단자 사이에 개재된 중간부를 통과하는 적어도 하나의 도선의 중앙부를 상기 도선의 면에 반도체 소자를 탑재하는 탑재부로 형성하는 것을 특징으로 하는 IC 카드용 프레임.

청구항 42. 제41항에 있어서,

상기 도선을 스퀴즈함으로써 상기 탑재부를 도선의 폭보다도 넓은 오목부로부터 상기 도선 내에 형성하고, 상기 탑재부와 한쪽 단자 사이에 개재된 중간부를 통과하는 도선 및 상기 탑재부와 다른쪽 단자 사이에 개재된 중간부를 통과하는 도선의 본딩 와이어가 가로지르는 부위에 통과 오목부가 설치되는 것을 특징으로 하는 IC 카드용 프레임.

청구항 43. 제34항에 있어서,

평행한 2개의 레일 사이에, 동일 형상의 복수의 평면 코일이 상기 레일의 길이 방향으로 연속하여 배열되는 것을 특징으로 하는 IC 카드용 프레임.

청구항 44. 제43항에 있어서,

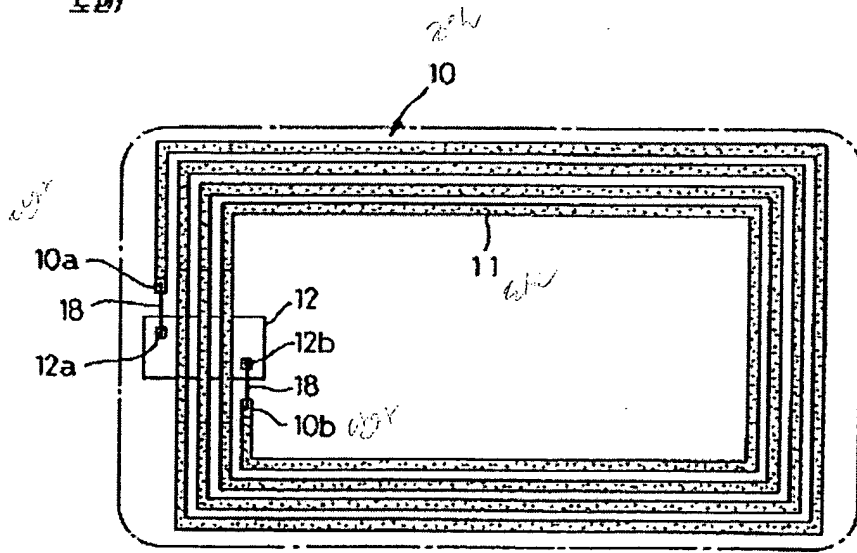
상기 평면 코일을 형성하는 도선 중의 최외곽 도선은 다른 도선보다도 두껍게 형성되는 것을 특징으로 하는 IC 카드용 프레임.

청구항 45. 제43항에 있어서,

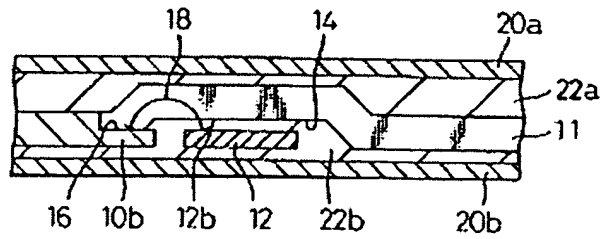
서로 인접하는 상기 평면 코일의 최외곽 도선은 접속부에 의하여 연결되는 것을 특징으로 하는 IC 카드용 프레임.

도면

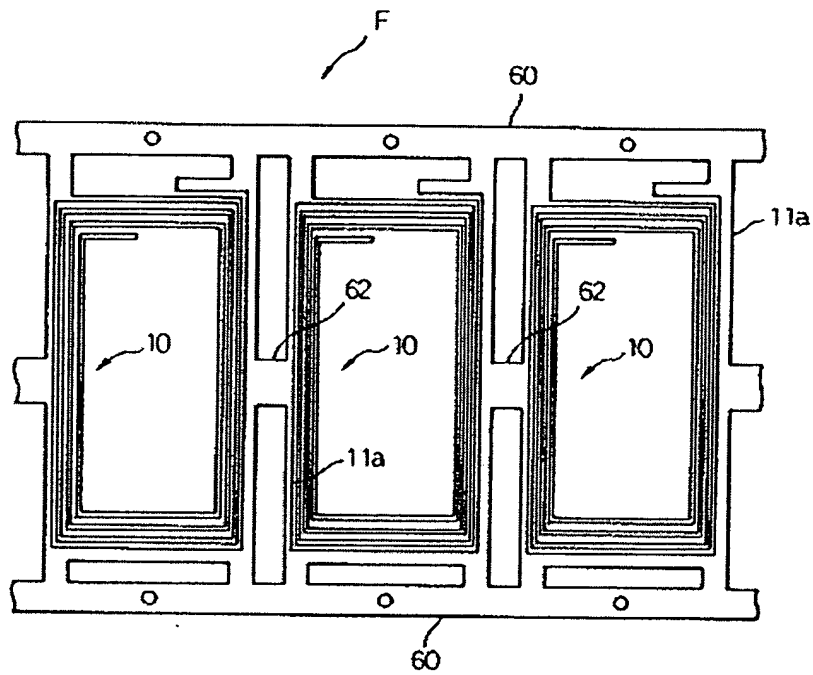
도면



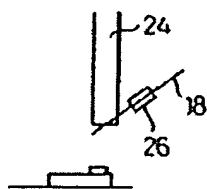
도 12



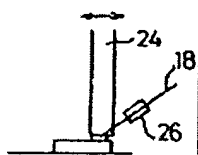
도 13



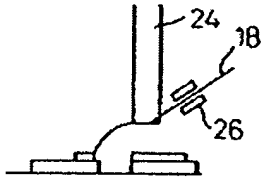
도 14a



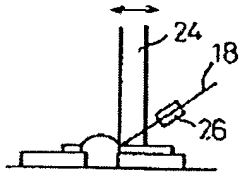
도 14b



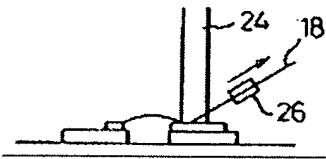
도 24b



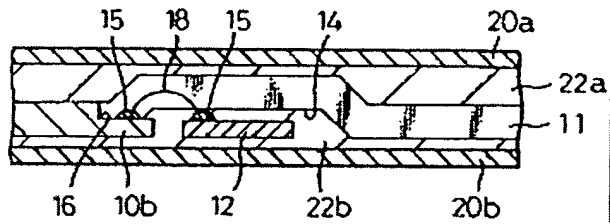
도 24d



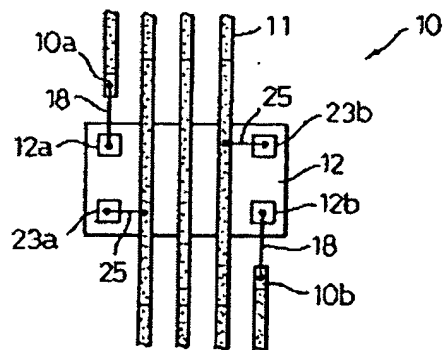
도 24c



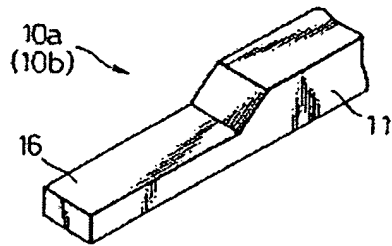
도 25



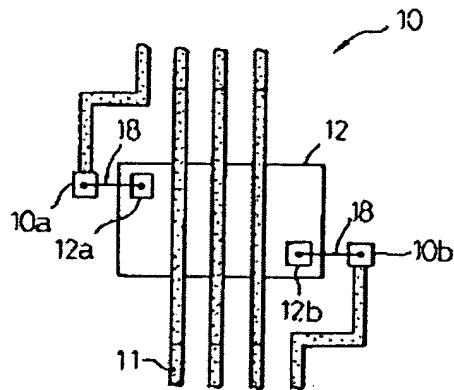
도 26



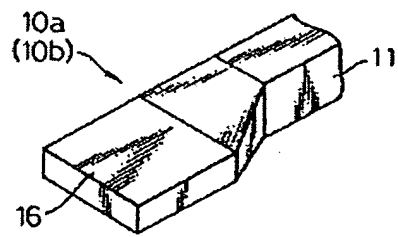
도 27



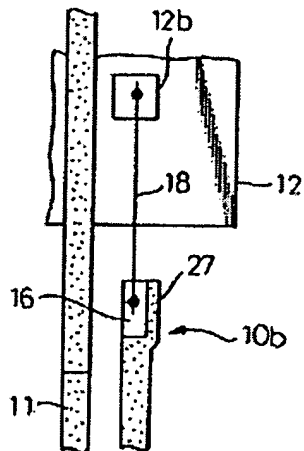
도 28



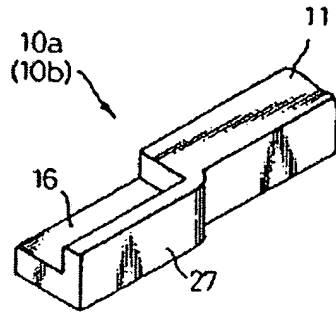
도 29



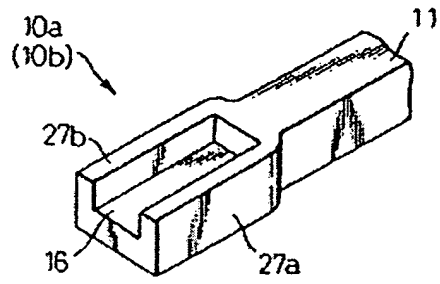
도 30



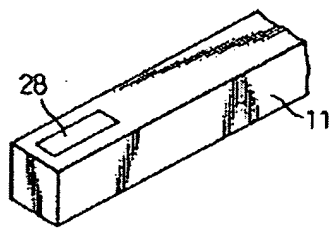
도면 11



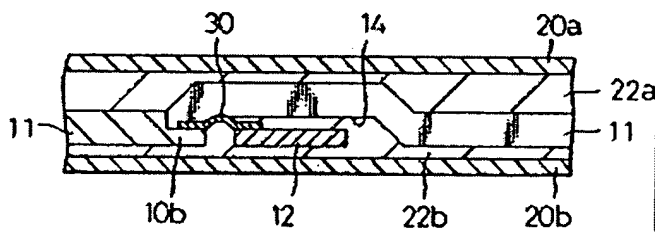
도면 12



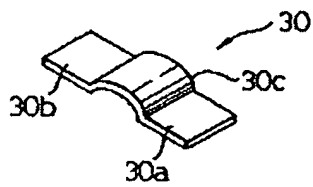
도면 13



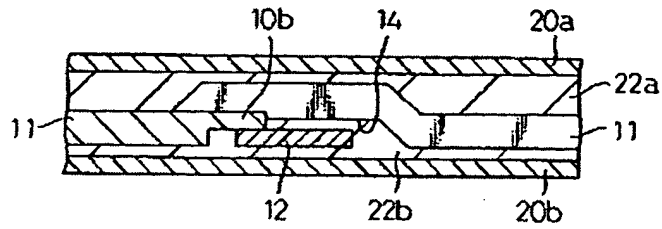
도면 14



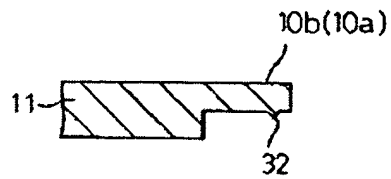
도면 15



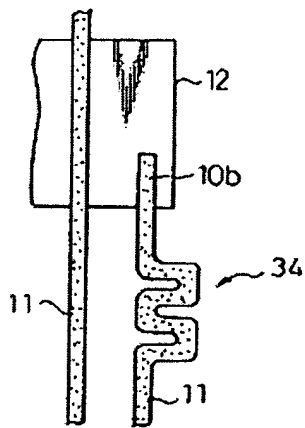
도면 16



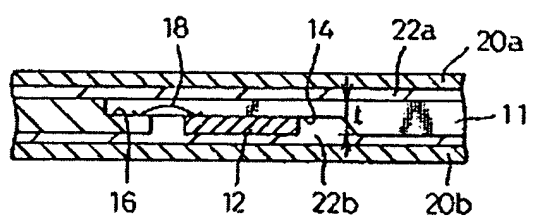
도면 17



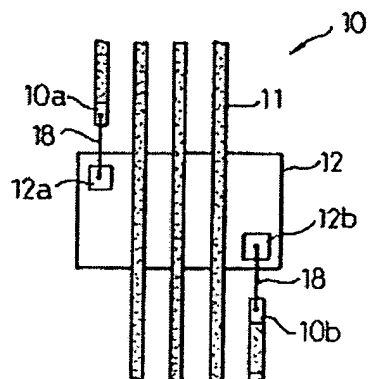
도면 18



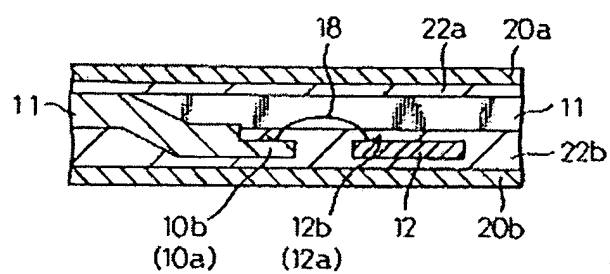
도면 19



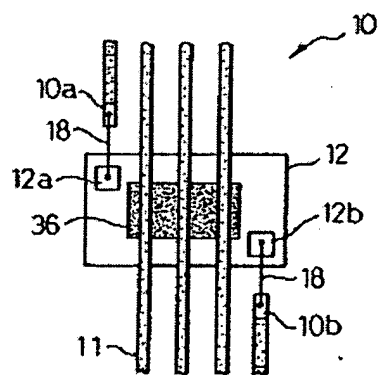
도 20



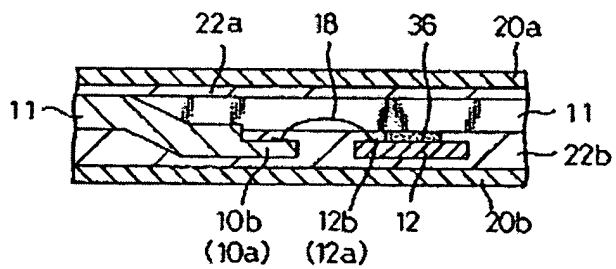
도 21



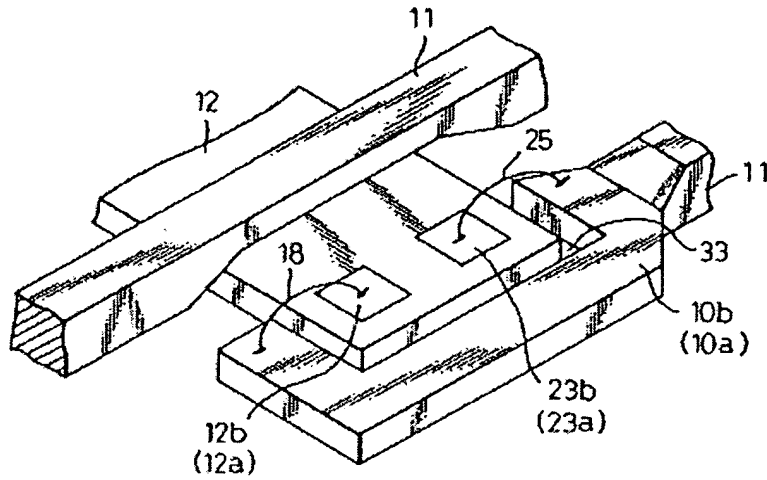
도 22



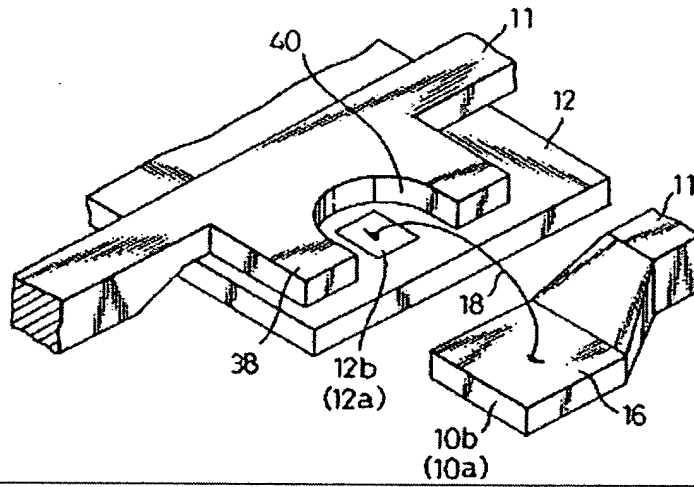
도 23



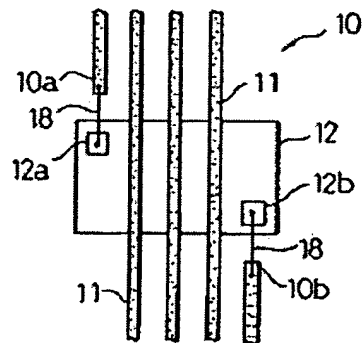
도 24



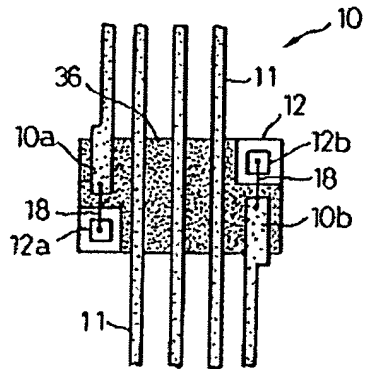
도 25



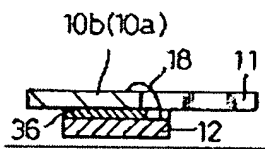
도 26



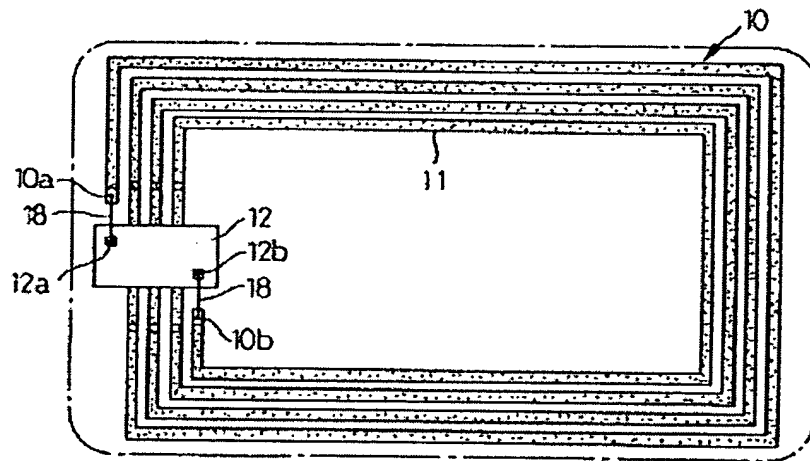
도 27



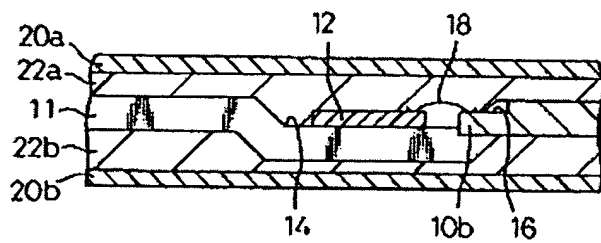
도 28



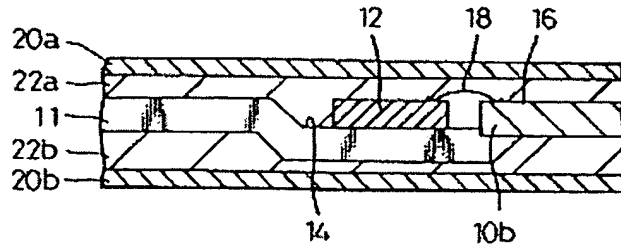
도 29



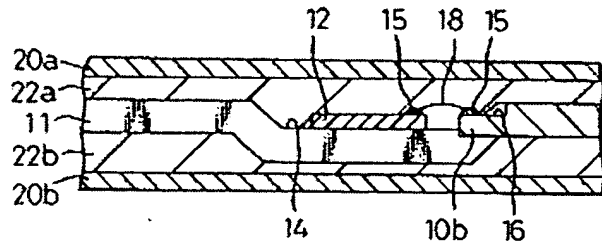
도 30a



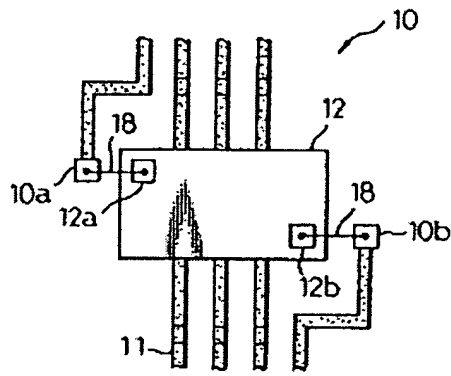
도 30b



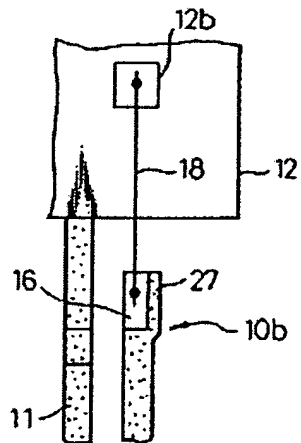
도 31



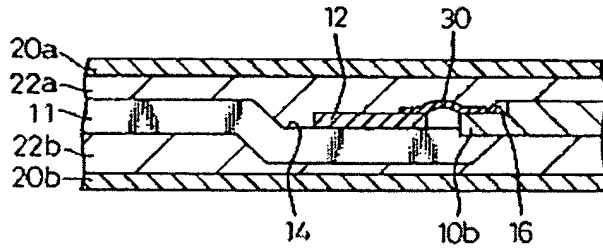
도 32



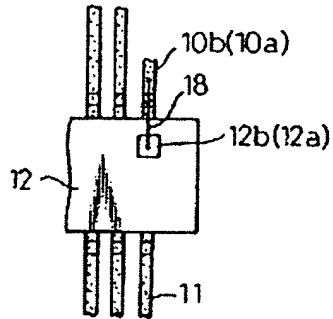
도 33



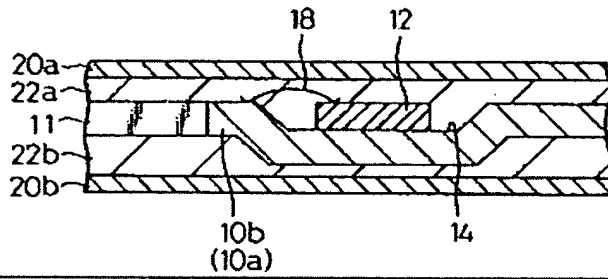
도 34



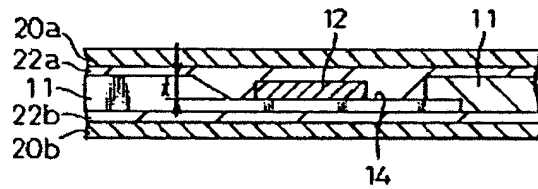
도 35a



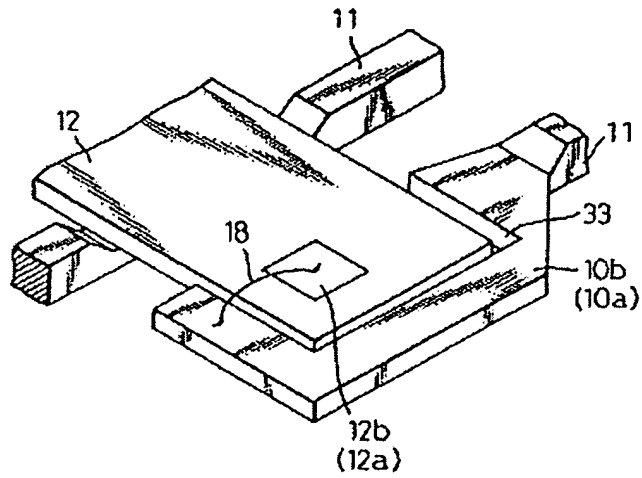
도 35b



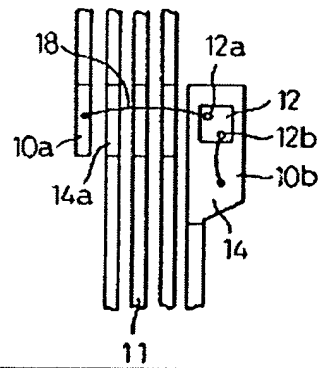
도 35c



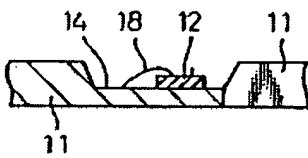
도 29



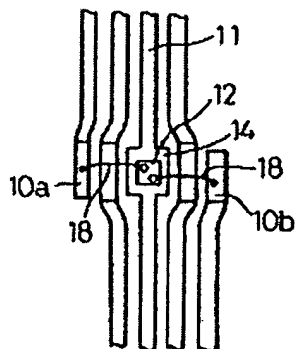
도 29a



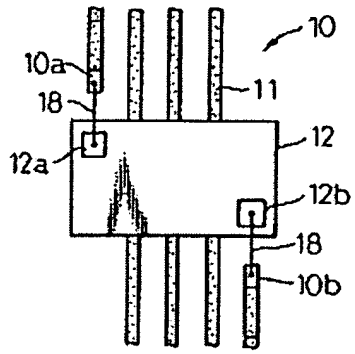
도 29b



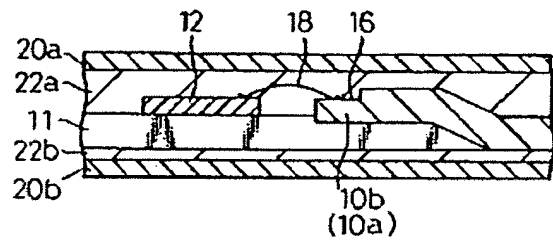
도 29c



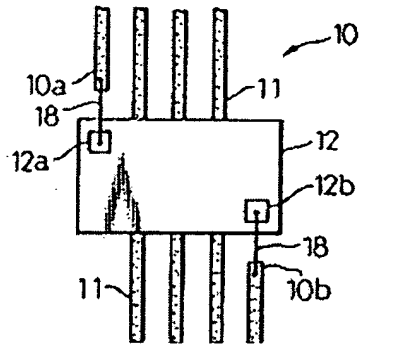
도 240



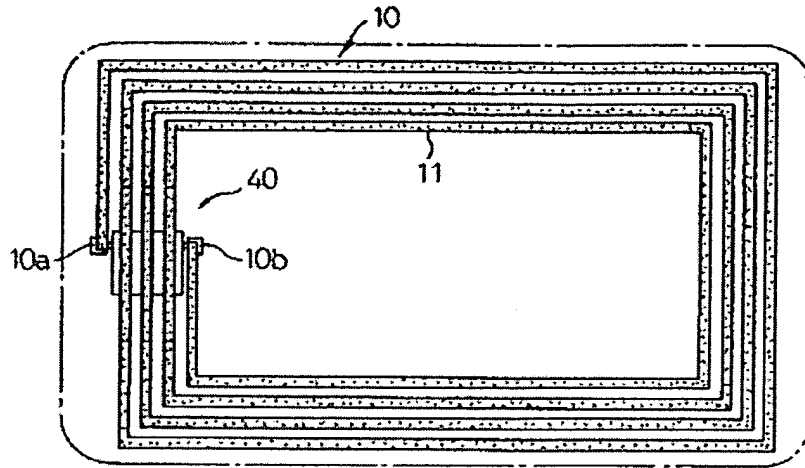
도 241



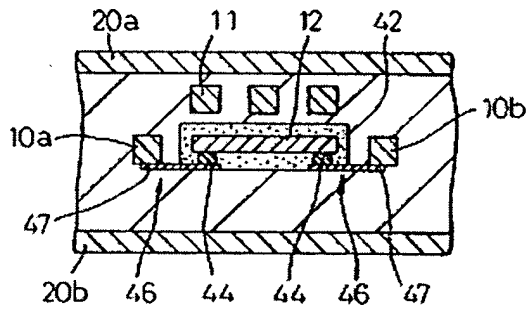
도 242



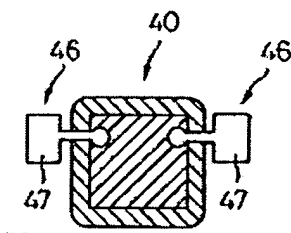
도면43



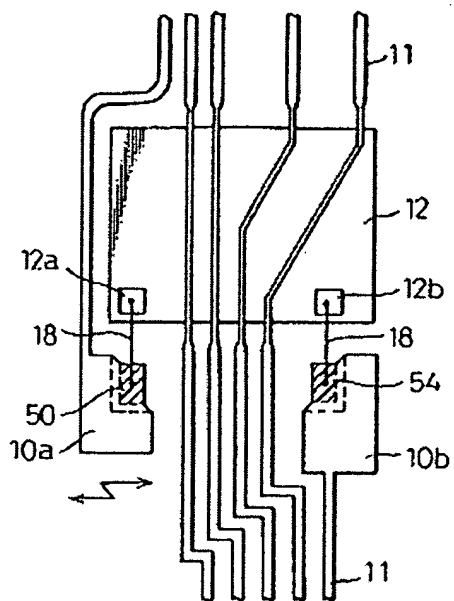
도면44



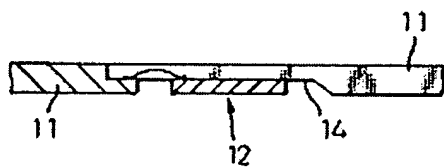
도면45



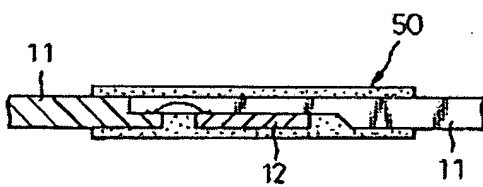
도면4



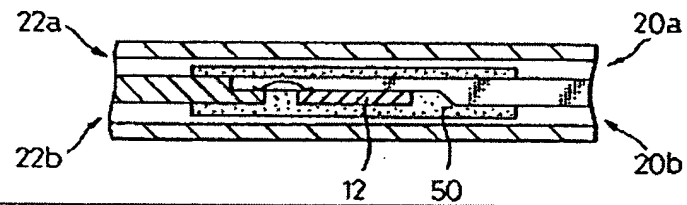
도면4a



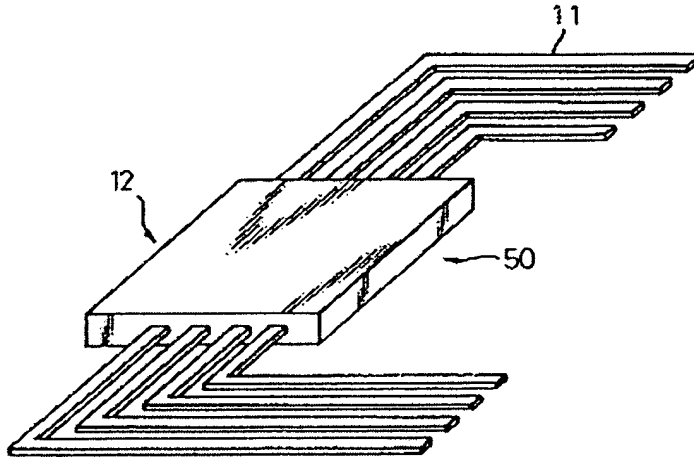
도면4b



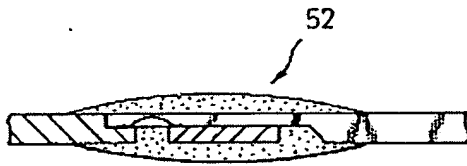
도면4c



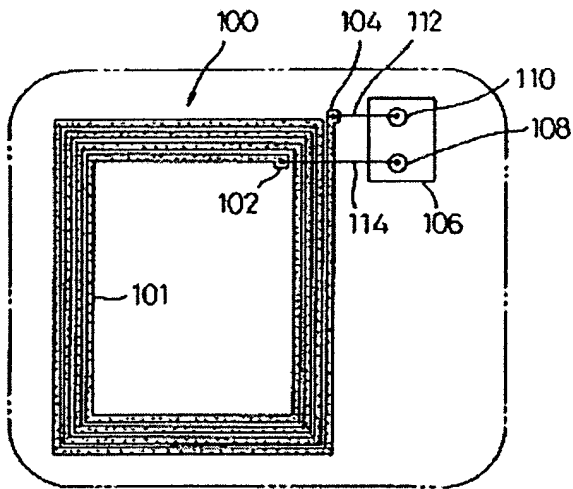
도 48



도 49



도 50



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☒ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.